



CURRÍCULUM VÍTAE NORMALIZADO



## Teresa Monreal Arnal

Generado desde: Universitat Politècnica de Catalunya  
Fecha del documento: 29/10/2025

v 1.4.3

d41f993f0b6c9038a0f4136e24163629

Este fichero electrónico (PDF) contiene incrustada la tecnología CVN (CVN-XML). La tecnología CVN de este fichero permite exportar e importar los datos curriculares desde y hacia cualquier base de datos compatible. Listado de Bases de Datos adaptadas disponible en <http://cvn.fecyt.es/>



## Indicadores generales de calidad de la producción científica

Información sobre el número de sexenios de investigación y la fecha del último concedido, número de tesis doctorales dirigidas en los últimos 10 años, citas totales, promedio de citas/año durante los últimos 5 años (sin incluir el año actual), publicaciones totales en primer cuartil (Q1), índice h. Incluye otros indicadores considerados de importancia.

Número de sexenios de investigación: 3

Fecha del último concedido: 01/01/2020

Número de tesis doctorales dirigidas en los últimos 10 años: 0

Citas totales: 56

Promedio de citas/año durante los últimos 5 años (sin incluir el año actual): 1.2

Publicaciones totales en primer cuartil (Q1): 2

Índice h:

C  
V  
N

CURRÍCULUM VÍTAE NORMALIZADO

d41f993f0b6c9038a0f4136e24163629

## Teresa Monreal Arnal

Apellidos:	<b>Monreal Arnal</b>
Nombre:	<b>Teresa</b>
DNI:	
ORCID:	<b>0000-0002-0458-2234</b>
Fecha de nacimiento:	
Sexo:	
Nacionalidad:	
País de nacimiento:	
Ciudad de nacimiento:	
Dirección de contacto:	
Código postal:	
País de contacto:	
C. Autón./Reg. de contacto:	
Ciudad de contacto:	
Teléfono fijo:	
Correo electrónico:	<b>TERESA.MONREAL@UPC.EDU</b>

### Situación profesional actual

**Entidad empleadora:** Universitat Politècnica de    **Tipo de entidad:** Universidad  
Catalunya

**Departamento:** Departamento de Arquitectura de Computadores, Facultad de Informática de  
Barcelona (FIB)

**Categoría profesional:** Titular de universidad    **Dirección y gestión (Sí/No):** Sí

**Fecha de inicio:** 01/09/2007

**Modalidad de contrato:** Funcionario/a

**Régimen de dedicación:** Tiempo completo

**Funciones desempeñadas:** Professor/a Titular d'Universitat

C  
V  
N

CURRÍCULUM VÍTAE NORMALIZADO

d41f993f0b6c9038a0f4136e24163629

## Formación académica recibida

### Titulación universitaria

Estudios de 1º y 2º ciclo, y antiguos ciclos (Licenciados, Diplomados, Ingenieros Superiores, Ingenieros Técnicos, Arquitectos)

**1 Titulación universitaria:** Titulado Superior

**Nombre del título:** Ciclo Superior del Primer Nivel en el Idioma Inglés

**Ciudad entidad titulación:** Zaragoza, Aragón, España

**Entidad de titulación:** Escuela Oficial de Idiomas      **Tipo de entidad:** Organismo, Otros Fernando Carreter

**Fecha de titulación:** 09/07/2007

**Nota media del expediente:** Aprobado

**2 Titulación universitaria:** Titulado Superior

**Nombre del título:** Licenciada en Ciencias Matemáticas

**Entidad de titulación:** Universidad de Zaragoza      **Tipo de entidad:** Universidad

**Fecha de titulación:** 01/01/1991

**Título extranjero:** Licenciada en Ciencias Matemáticas

### Doctorados

**1 Programa de doctorado:** Doctora Ingeniera en Informática

**Entidad de titulación:** Universitat de Saragossa      **Tipo de entidad:** Centro de I+D (CPS)

**Fecha de titulación:** 01/01/2003

**Doctorado Europeo:** No

**Premio extraordinario doctor:** No

**2 Programa de doctorado:** Suficiencia Investigadora

**Entidad de titulación:** Universitat de Saragossa      **Tipo de entidad:** Centro de I+D (CPS)

**Fecha de titulación:** 01/01/2001

**Doctorado Europeo:** No

**Premio extraordinario doctor:** No



## Otra formación universitaria de posgrado

**Tipo de formación:** Postgrado

**Titulación de posgrado:** Postgrado en Informática

**Entidad de titulación:** Universitat de Saragossa  
(CPS)

**Tipo de entidad:** Centro de I+D

**Fecha de titulación:** 31/12/1992

## Actividad docente

### Formación académica impartida

**1 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación

**Curso que se imparte:** 1 (Primer Cuatrimestre)

**Fecha de inicio:** 09/2025

**Fecha de finalización:** 01/2026

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**2 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Primer Cuatrimestre)

**Fecha de inicio:** 09/2025

**Fecha de finalización:** 01/2026

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**3 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación

**Curso que se imparte:** 1 (Primer Cuatrimestre)

**Fecha de inicio:** 09/2024

**Fecha de finalización:** 01/2025

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**4 Nombre de la asignatura/curso:** Arquitectura de Computadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería Informática**Curso que se imparte:** 2 (Primer Quadrimestre)**Fecha de inicio:** 09/2024**Fecha de finalización:** 01/2025**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 6**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)**5 Nombre de la asignatura/curso:** Arquitectura de Computadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería Informática**Curso que se imparte:** 2 (Segon Quadrimestre)**Fecha de inicio:** 02/2024**Fecha de finalización:** 06/2024**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 6**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)**6 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación**Curso que se imparte:** 1 (Primer Quadrimestre)**Fecha de inicio:** 09/2023**Fecha de finalización:** 01/2024**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 6**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona**7 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación**Curso que se imparte:** 1 (Segon Quadrimestre)**Fecha de inicio:** 02/2023**Fecha de finalización:** 06/2023**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 6**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona**8 Nombre de la asignatura/curso:** Arquitectura de Computadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería Informática**Curso que se imparte:** 2 (Segon Quadrimestre)**Fecha de inicio:** 02/2023**Fecha de finalización:** 06/2023**Tipo de horas/créditos ECTS:** Créditos



**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**9 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2022

**Fecha de finalización:** 01/2023

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**10 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2022

**Fecha de finalización:** 06/2022

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**11 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2021

**Fecha de finalización:** 01/2022

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**12 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2021

**Fecha de finalización:** 06/2021

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**13 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria



**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2020

**Fecha de finalización:** 01/2021

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**14 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2020

**Fecha de finalización:** 06/2020

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**15 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2019

**Fecha de finalización:** 01/2020

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**16 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2019

**Fecha de finalización:** 01/2020

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**17 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Segon Quadrimestre)

**Fecha de inicio:** 02/2019

**Fecha de finalización:** 06/2019

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona



**18 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2019

**Fecha de finalización:** 06/2019

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**19 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2018

**Fecha de finalización:** 01/2019

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**20 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2018

**Fecha de finalización:** 01/2019

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**21 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Segon Quadrimestre)

**Fecha de inicio:** 02/2018

**Fecha de finalización:** 06/2018

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**22 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2018

**Fecha de finalización:** 06/2018



**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**23 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2017

**Fecha de finalización:** 01/2018

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**24 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2017

**Fecha de finalización:** 01/2018

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**25 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Segon Quadrimestre)

**Fecha de inicio:** 02/2017

**Fecha de finalización:** 06/2017

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**26 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2017

**Fecha de finalización:** 06/2017

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)



- 27** **Nombre de la asignatura/curso:** Fundamentos de los Ordenadores  
**Tipo de programa:** Graduat/da  
**Tipo de asignatura:** Obligatoria  
**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales  
**Curso que se imparte:** 1 (Primer Quadrimestre)  
**Fecha de inicio:** 09/2016 **Fecha de finalización:** 01/2017  
**Tipo de horas/créditos ECTS:** Créditos  
**Nº de horas/créditos ECTS:** 6  
**Entidad de realización:** Universitat Politècnica de Catalunya  
**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona
- 28** **Nombre de la asignatura/curso:** Fundamentos de los Ordenadores  
**Tipo de programa:** Graduat/da  
**Tipo de asignatura:** Obligatoria  
**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales  
**Curso que se imparte:** 1 (Segon Quadrimestre)  
**Fecha de inicio:** 02/2016 **Fecha de finalización:** 06/2016  
**Tipo de horas/créditos ECTS:** Créditos  
**Nº de horas/créditos ECTS:** 6  
**Entidad de realización:** Universitat Politècnica de Catalunya  
**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona
- 29** **Nombre de la asignatura/curso:** Arquitectura de Computadores  
**Tipo de programa:** Graduat/da  
**Tipo de asignatura:** Obligatoria  
**Titulación universitaria:** Grado en Ingeniería Informática  
**Curso que se imparte:** 2 (Segon Quadrimestre)  
**Fecha de inicio:** 02/2016 **Fecha de finalización:** 06/2016  
**Tipo de horas/créditos ECTS:** Créditos  
**Nº de horas/créditos ECTS:** 6  
**Entidad de realización:** Universitat Politècnica de Catalunya  
**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)
- 30** **Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II  
**Tipo de programa:** Enginyer/a  
**Tipo de asignatura:** Obligatoria  
**Titulación universitaria:** Ingeniería de Telecomunicación  
**Curso que se imparte:** 4 (Primer Quadrimestre)  
**Fecha de inicio:** 09/2015 **Fecha de finalización:** 01/2016  
**Tipo de horas/créditos ECTS:** Créditos  
**Nº de horas/créditos ECTS:** 4,5  
**Entidad de realización:** Universitat Politècnica de Catalunya  
**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona
- 31** **Nombre de la asignatura/curso:** Fundamentos de los Ordenadores  
**Tipo de programa:** Graduat/da  
**Tipo de asignatura:** Obligatoria  
**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales  
**Curso que se imparte:** 1 (Primer Quadrimestre)  
**Fecha de inicio:** 09/2015 **Fecha de finalización:** 01/2016  
**Tipo de horas/créditos ECTS:** Créditos



**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**32 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Segon Quadrimestre)

**Fecha de inicio:** 02/2015

**Fecha de finalización:** 06/2015

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**33 Nombre de la asignatura/curso:** Arquitectura de Computadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería Informática

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2015

**Fecha de finalización:** 06/2015

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**34 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2014

**Fecha de finalización:** 01/2015

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**35 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Primer Quadrimestre)

**Fecha de inicio:** 09/2014

**Fecha de finalización:** 01/2015

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**36 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria



**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Segon Quadrimestre)

**Fecha de inicio:** 02/2014

**Fecha de finalización:** 06/2014

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**37 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Segon Quadrimestre)

**Fecha de inicio:** 02/2014

**Fecha de finalización:** 06/2014

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**38 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Primer Quadrimestre)

**Fecha de inicio:** 09/2013

**Fecha de finalización:** 01/2014

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**39 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2013

**Fecha de finalización:** 01/2014

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**40 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Segon Quadrimestre)

**Fecha de inicio:** 02/2013

**Fecha de finalización:** 06/2013

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**41 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales**Curso que se imparte:** 1 (Segon Quadrimestre)**Fecha de inicio:** 02/2013**Fecha de finalización:** 06/2013**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 6**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona**42 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II**Tipo de programa:** Enginyer/a**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Ingeniería de Telecomunicación**Curso que se imparte:** 4 (Primer Quadrimestre)**Fecha de inicio:** 09/2012**Fecha de finalización:** 01/2013**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 4,5**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona**43 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales**Curso que se imparte:** 1 (Primer Quadrimestre)**Fecha de inicio:** 09/2012**Fecha de finalización:** 01/2013**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 6**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona**44 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II**Tipo de programa:** Enginyer/a**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Ingeniería de Telecomunicación**Curso que se imparte:** 4 (Segon Quadrimestre)**Fecha de inicio:** 02/2012**Fecha de finalización:** 06/2012**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 4,5**Entidad de realización:** Universitat Politècnica de Catalunya**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona**45 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores**Tipo de programa:** Graduat/da**Tipo de asignatura:** Obligatoria**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales**Curso que se imparte:** 1 (Segon Quadrimestre)**Fecha de inicio:** 02/2012**Fecha de finalización:** 06/2012



**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**46 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Primer Quadrimestre)

**Fecha de inicio:** 09/2011

**Fecha de finalización:** 01/2012

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**47 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2011

**Fecha de finalización:** 01/2012

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**48 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Segon Quadrimestre)

**Fecha de inicio:** 02/2011

**Fecha de finalización:** 06/2011

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**49 Nombre de la asignatura/curso:** Fundamentos de los Ordenadores

**Tipo de programa:** Graduat/da

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Grado en Ingeniería de Sistemas Audiovisuales

**Curso que se imparte:** 1 (Segon Quadrimestre)

**Fecha de inicio:** 02/2011

**Fecha de finalización:** 06/2011

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 6

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona



**50 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Primer Quadrimestre)

**Fecha de inicio:** 09/2010

**Fecha de finalización:** 01/2011

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**51 Nombre de la asignatura/curso:** Uso de los Sistemas Operativos

**Tipo de programa:** Enginyer/a tècnic

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería Técnica de Informática de Gestión

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2010

**Fecha de finalización:** 01/2011

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 7,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**52 Nombre de la asignatura/curso:** Arquitectura de Computadores y Sistemas Operativos II

**Tipo de programa:** Enginyer/a

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería de Telecomunicación

**Curso que se imparte:** 4 (Segon Quadrimestre)

**Fecha de inicio:** 02/2010

**Fecha de finalización:** 06/2010

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 4,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

**53 Nombre de la asignatura/curso:** Uso de los Sistemas Operativos

**Tipo de programa:** Enginyer/a tècnic

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería Técnica de Informática de Gestión

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2010

**Fecha de finalización:** 06/2010

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 7,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**54 Nombre de la asignatura/curso:** Uso de los Sistemas Operativos

**Tipo de programa:** Enginyer/a tècnic

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería Técnica de Informática de Gestión

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2009

**Fecha de finalización:** 01/2010

**Tipo de horas/créditos ECTS:** Créditos



Nº de horas/créditos ECTS: 7,5

Entidad de realización: Universitat Politècnica de Catalunya

Facultad, instituto, centro: Facultad de Informática de Barcelona (FIB)

55 Nombre de la asignatura/curso: Programación Consciente de la Arquitectura

Tipo de programa: Enginyer/a

Tipo de asignatura: Optativa

Titulación universitaria: Ingeniería Informática

Curso que se imparte: 1 (Primer Cuatrimestre)

Fecha de inicio: 09/2009

Fecha de finalización: 01/2010

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 7,5

Entidad de realización: Universitat Politècnica de Catalunya

Facultad, instituto, centro: Facultad de Informática de Barcelona (FIB)

56 Nombre de la asignatura/curso: Arquitectura de Computadores y Sistemas Operativos II

Tipo de programa: Enginyer/a

Tipo de asignatura: Obligatoria

Titulación universitaria: Ingeniería de Telecomunicación

Curso que se imparte: 4 (Segon Cuatrimestre)

Fecha de inicio: 02/2009

Fecha de finalización: 06/2009

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 4,5

Entidad de realización: Universitat Politècnica de Catalunya

Facultad, instituto, centro: Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

57 Nombre de la asignatura/curso: Uso de los Sistemas Operativos

Tipo de programa: Enginyer/a tècnic

Tipo de asignatura: Obligatoria

Titulación universitaria: Ingeniería Técnica de Informática de Gestión

Curso que se imparte: 2 (Segon Cuatrimestre)

Fecha de inicio: 02/2009

Fecha de finalización: 06/2009

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 7,5

Entidad de realización: Universitat Politècnica de Catalunya

Facultad, instituto, centro: Facultad de Informática de Barcelona (FIB)

58 Nombre de la asignatura/curso: Uso de los Sistemas Operativos

Tipo de programa: Enginyer/a tècnic

Tipo de asignatura: Obligatoria

Titulación universitaria: Ingeniería Técnica de Informática de Gestión

Curso que se imparte: 2 (Primer Cuatrimestre)

Fecha de inicio: 09/2008

Fecha de finalización: 01/2009

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 7,5

Entidad de realización: Universitat Politècnica de Catalunya

Facultad, instituto, centro: Facultad de Informática de Barcelona (FIB)

59 Nombre de la asignatura/curso: Programación Consciente de la Arquitectura

Tipo de programa: Enginyer/a

Tipo de asignatura: Optativa



**Titulación universitaria:** Ingeniería Informática

**Curso que se imparte:** 1 (Primer Quadrimestre)

**Fecha de inicio:** 09/2008

**Fecha de finalización:** 01/2009

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 7,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**60 Nombre de la asignatura/curso:** Uso de los Sistemas Operativos

**Tipo de programa:** Enginyer/a tècnic

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería Técnica de Informática de Gestión

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2008

**Fecha de finalización:** 06/2008

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 7,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**61 Nombre de la asignatura/curso:** Uso de los Sistemas Operativos

**Tipo de programa:** Enginyer/a tècnic

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería Técnica de Informática de Gestión

**Curso que se imparte:** 2 (Primer Quadrimestre)

**Fecha de inicio:** 09/2007

**Fecha de finalización:** 01/2008

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 7,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

**62 Nombre de la asignatura/curso:** Uso de los Sistemas Operativos

**Tipo de programa:** Enginyer/a tècnic

**Tipo de asignatura:** Obligatoria

**Titulación universitaria:** Ingeniería Técnica de Informática de Gestión

**Curso que se imparte:** 2 (Segon Quadrimestre)

**Fecha de inicio:** 02/2007

**Fecha de finalización:** 06/2007

**Tipo de horas/créditos ECTS:** Créditos

**Nº de horas/créditos ECTS:** 7,5

**Entidad de realización:** Universitat Politècnica de Catalunya

**Facultad, instituto, centro:** Facultad de Informática de Barcelona (FIB)

## Dirección de tesis doctorales y/o trabajos fin de estudios

**1 Título del trabajo:** A Tiled Cache Organization

**Tipo de proyecto:** Tesis Doctoral

**Codirector/a tesis:** Victor Viñals Yufera

**Entidad de realización:** Centro Politécnico Superior- Universidad de Zaragoza      **Tipo de entidad:** Centro de I+D

**Alumno/a:** Suárez Gracia, Darío

**Calificación obtenida:** Excelente Cum Laude



**Fecha de defensa:** 11/11/2011

**Fecha de mención:** 11/11/2011

**2 Título del trabajo:** Renombre de registros especulativo

**Tipo de proyecto:** Tesis Doctoral

**Codirector/a tesis:** Mateo Valero Cortes

**Entidad de realización:** Centro Politécnico Superior-Universidad de Zaragoza

**Tipo de entidad:** Centros y Estructuras Universitarios y Asimilados

**Ciudad entidad realización:** Zaragoza, Aragón, España

**Alumno/a:** Jesús Alastruey Benedé

**Calificación obtenida:** Excelente Cum Laude

**Fecha de defensa:** 21/12/2009

## Tutorías académicas de estudiantes

**Nombre del programa:** Tutorías de trabajos de investigación (Treball Fi Màster (MIRI-HPC) en modalitat de mobilitat (UPC-Erasmus+))

**Entidad de realización:** FACULTY OF INFORMATION TECHNOLOGY (Czech Technical University) **Tipo de entidad:** Universidad

**Ciudad entidad realización:** Prague, República Checa

## Otras actividades/méritos no incluidos en la relación anterior

**Descripción de la actividad:** Asignatura: Fundamentos de los Ordenadores

**Entidad organizadora:** Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona (Universitat Politècnica de Catalunya)

**Tipo de entidad:** Universidad

**Fecha de finalización:** 2019

## Experiencia científica y tecnológica

### Actividad científica o tecnológica

#### Proyectos de I+D+i financiados en convocatorias competitivas de Administraciones o entidades públicas y privadas

**1 Nombre del proyecto:** PID2023-146511NB-I00 - ARQUITECTURA DE COMPUTADORES DE ALTAS PRESTACIONES

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Barcelona Supercomputing Center-Centro Nacional de Supercomputación

**Ciudad entidad realización:** 08034 Barcelona, España

**Nombres investigadores principales (IP, Co-IP,...):** Francesc de Borja Moll Echeto

**Nº de investigadores/as:** 26

**Entidad/es financiadora/s:**

Agencia Estatal de Investigación

**Tipo de entidad:** Agencia Estatal



**Cód. según financiadora:** PID2023-146511NB-I00

**Fecha de inicio-fin:** 01/09/2024 - 31/08/2028

**Duración:** 4 años

**Cuantía total:** 637.500 €

**2 Nombre del proyecto:** Arquitectura y programación de computadores escalables de alto rendimiento y bajo consumo III - UZ

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Javier Resano Ezcaray; Dario Suárez Gracia

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

Ministerio de Ciencia e Innovación

**Tipo de entidad:** Agencia Estatal

Agencia Estatal de Investigación

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** PID2022-136454NB-C22

**Fecha de inicio-fin:** 01/09/2023 - 01/09/2026

**Duración:** 3 años - 1 día

**Entidad/es participante/s:** Universidad de Zaragoza; Universidad de Cantabria

**Cuantía total:** 312.500 €

**3 Nombre del proyecto:** gaZ: grupo de Arquitectura de Computadores de la Universidad de Zaragoza

**Ámbito geográfico:** Autonómica

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 22

**Entidad/es financiadora/s:**

Gobierno de Aragón. Consejería de Ciencia,

**Tipo de entidad:** Agencia Estatal

Tecnología y Universidad

**Cód. según financiadora:** 2023-2025 T58\_23R

**Fecha de inicio-fin:** 01/01/2023 - 31/12/2025

**Duración:** 3 años

**4 Nombre del proyecto:** UPC-Computación de Altas Prestaciones VIII

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Eduard Ayguade Parra

**Nº de investigadores/as:** 1

**Entidad/es financiadora/s:**

AGENCIA ESTATAL DE INVESTIGACION

**Tipo de entidad:** Altres

**Cód. según financiadora:** PID2019-107255GB-C22

**Fecha de inicio-fin:** 01/06/2020 - 31/05/2025

**Duración:** 5 años

**Cuantía total:** 436.689 €

**5 Nombre del proyecto:** Arquitectura y programación de computadores escalables de alto rendimiento y bajo consumo. Jerarquía de memoria, gestión de tareas, y optimización de aplicaciones

**Ámbito geográfico:** Nacional



**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Pablo Ibáñez Marín; Javier Resano Ezcaray

**Nº de investigadores/as:** 22

**Entidad/es financiadora/s:**

Ministerio de Ciencia, Innovación y Universidades

**Tipo de entidad:** Agencia Estatal

Agencia Estatal de Investigación

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** PID2019-105660RB-C21

**Fecha de inicio-fin:** 01/06/2020 - 29/02/2024

**Duración:** 3 años - 9 meses

**Entidad/es participante/s:** Universidad de Cantabria; Universidad de Zaragoza

**Cuantía total:** 197.714 €

**6 Nombre del proyecto:** 871174 - HiPEAC 6 - European Network of Excellence on High Performance and Embedded Architecture and Compilation

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** HiPEAC (NoE - Unión Europea)

**Nombres investigadores principales (IP, Co-IP,...):** Koen De Bosschere

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

European Horizon 2020. Funding scheme: CSA - Coordination & Support Action. Topic: ICT-04-2015

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** H2020-871174

**Fecha de inicio-fin:** 12/01/2019 - 28/02/2023

**Duración:** 4 años - 1 mes - 17 días

**7 Nombre del proyecto:** gaZ: Grupo de Arquitectura de Computadores de la UZ. Reconocimiento y Financiación de Grupo de Investigación de Referencia en el ámbito de la Comunidad Autónoma de Aragón, área de Tecnología.

**Ámbito geográfico:** Autonómica

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 23

**Entidad/es financiadora/s:**

Gobierno de Aragón. Consejería de Ciencia, Tecnología y Universidad

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** 2020-T58\_20R

**Fecha de inicio-fin:** 01/01/2020 - 31/12/2022

**Duración:** 3 años

**8 Nombre del proyecto:** Increasing the endurance of large STT-RAM Last-Level caches by using compression and a precise aging model

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Jerónimo Castrillón

**Nº de investigadores/as:** 7

**Entidad/es financiadora/s:**



HiPEAC (NoE - Unión Europea)

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 30/06/2021 - 31/12/2021

**Duración:** 6 meses - 2 días

**Entidad/es participante/s:** Universidad de Zaragoza

**9 Nombre del proyecto:** Arquitectura de Computadores d'Altes Prestacions

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Barcelona Supercomputing Center-Centro Nacional de Supercomputación

**Ciudad entidad realización:** 08034 Barcelona, España

**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes

**Nº de investigadores/as:** 67

**Entidad/es financiadora/s:**

Agència de Gestió d'Ajuts Universitaris i de Recerca (Agaur) **Tipo de entidad:** Organismo Público de Investigación

**Cód. según financiadora:** 2017-SGR-1328

**Fecha de inicio-fin:** 01/01/2018 - 31/12/2020 **Duración:** 3 años

**Entidad/es participante/s:** Universitat Politècnica de Catalunya

**Cuantía total:** 62.280 €

**10 Nombre del proyecto:** Computación de altas prestaciones VII

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Eduard Ayguade Parra; Mateo Valero Cortes

**Nº de investigadores/as:** 45

**Entidad/es financiadora/s:**

MIN DE ECONOMIA Y COMPETITIVIDAD **Tipo de entidad:** Ministerio

**Cód. según financiadora:** TIN2015-65316-P

**Fecha de inicio-fin:** 01/01/2016 - 31/12/2020 **Duración:** 5 años

**Cuantía total:** 200.355,67 €

**11 Nombre del proyecto:** 779656 - HiPEAC 5 - European Network of Excelence on High Performance and Embedded Architecture and Compilation

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** HiPEAC (NoE - Unión Europea)

**Nombres investigadores principales (IP, Co-IP,...):** Koen De Bosschere

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

European Horizon 2020. Funding scheme: CSA - Coordination & Support Action. Topic: ICT-04-2015 **Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** H2020-779656

**Fecha de inicio-fin:** 01/01/2017 - 29/02/2020 **Duración:** 3 años - 2 meses

**12 Nombre del proyecto:** (TIN2016-76635-C2-1-R) Arquitectura y programación de computadores escalables de alto rendimiento y bajo consumo (APCE)

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a



**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Aragón, España

**Nombres investigadores principales (IP, Co-IP,...):** Pablo Enrique Ibáñez Marín; Javier Resano Ezcaray

**Nº de investigadores/as:** 25

**Entidad/es financiadora/s:**

CICYT. MINISTERIO DE ECONOMÍA, INDUSTRIA Y **Tipo de entidad:** Agencia Estatal COMPETITIVIDAD (MINECO). AEI. FEDER

**Cód. según financiadora:** TIN2016-76635-C2-1-R

**Fecha de inicio-fin:** 01/01/2017 - 31/12/2019 **Duración:** 3 años

**Entidad/es participante/s:** Universidad de Zaragoza

**Cuantía total:** 219.736 €

**13 Nombre del proyecto:** 687698 - HiPEAC 4 - European Network of Excellence on HighPerformance

Embedded Architecture and Compilers

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** HiPEAC (NoE - Unión Europea)

**Nombres investigadores principales (IP, Co-IP,...):** Koen De Bosschere

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

European Horizon 2020. Funding scheme: CSA - Coordination & Support Action. Topic: ICT-04-2015 **Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** H2020-687698

**Fecha de inicio-fin:** 01/01/2016 - 28/02/2018 **Duración:** 2 años - 2 meses

**Entidad/es participante/s:** NoE: Universiteit Ghent

**14 Nombre del proyecto:** Memoria, Interconexión y Aplicaciones para Computadores Eficientes

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Aragón, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals; Pablo Enrique Ibáñez Marín

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

Ministerio de Ciencia e Innovación

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/01/2014 - 31/12/2017

**Duración:** 4 años

**15 Nombre del proyecto:** Arquitectura de Computadors d'Altes Prestacions (ACAP)

**Ámbito geográfico:** Autonómica

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes

**Nº de investigadores/as:** 1

**Entidad/es financiadora/s:**

AGAUR. Agència de Gestió d'Ajuts Universitaris i de Recerca

**Tipo de entidad:** Organismo Público de Investigación

**Cód. según financiadora:** 2014 SGR 1272

**Fecha de inicio-fin:** 01/01/2014 - 30/04/2017

**Duración:** 3 años - 4 meses



Cuantía total: 65.000 €

- 16** **Nombre del proyecto:** gaZ: Grupo de Arquitectura de Computadores de la UZ. Reconocimiento y financiación de grupo Consolidado de investigación 2014

**Ámbito geográfico:** Autonómica

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Aragón, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

Gobierno de Aragón. Consejería de Ciencia,  
Tecnología y Universidad

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/01/2014 - 31/12/2016

**Duración:** 3 años

- 17** **Nombre del proyecto:** Jerarquía de Memoria y Aplicaciones

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Aragón, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera; Pablo Enrique Ibáñez Marín

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

Ministerio de Ciencia e Innovación

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/12/2013 - 01/12/2016

**Duración:** 3 años - 1 día

- 18** **Nombre del proyecto:** Consolider-ingenio 2014 Supercomputación y e-Ciencia

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universitat Politècnica de Catalunya

**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes

**Nº de investigadores/as:** 19

**Entidad/es financiadora/s:**

Ministerio de Ciencia e Innovación

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/12/2014 - 30/11/2016

**Duración:** 2 años

- 19** **Nombre del proyecto:** Computación de Altas Prestaciones VI

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes

**Nº de investigadores/as:** 60

**Entidad/es financiadora/s:**

MIN DE ECONOMIA Y COMPETITIVIDAD

**Tipo de entidad:** Ministerio

**Cód. según financiadora:** TIN2012-34557

**Fecha de inicio-fin:** 01/01/2013 - 31/12/2015

**Duración:** 3 años

**Cuantía total:** 1.187.550 €



**20 Nombre del proyecto:** HiPEAC-3: European Network of Excellence on High Performance and Embedded Architecture and Compilation

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universitat Politècnica de Catalunya

**Nombres investigadores principales (IP, Co-IP,...):** Koen De Bosschere; Mateo Valero Cortes

**Nº de investigadores/as:** 0

**Entidad/es financiadora/s:**

HiPEAC (NoE - Unión Europea)

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** FP7/ICT-287759

**Fecha de inicio-fin:** 01/01/2011 - 31/12/2014

**Duración:** 4 años

**21 Nombre del proyecto:** Interconexión y Memoria en Computadores Escalables. Jerarquía de Memoria

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza y Universidad de Cantabria

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 17

**Entidad/es financiadora/s:**

Ministerio de Ciencia e Innovación. Programa Nacional de Investigación Fundamental. Plan Nacional de I+D+i

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** TIN2010-21291-C02-01

**Fecha de inicio-fin:** 01/01/2011 - 31/12/2013

**Duración:** 2 años - 11 meses - 30 días

**22 Nombre del proyecto:** Consolider-ingenio 2010 Supercomputación y e-Ciencia

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Barcelona Supercomputing Centre-Centro Nacional de Supercomputación

**Ciudad entidad realización:** Barcelona, Cataluña, España

**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes

**Nº de investigadores/as:** 136

**Entidad/es financiadora/s:**

Ministerio de Ciencia e Innovación

**Tipo de entidad:** Agencia Estatal

**Cód. según financiadora:** CDS-REFERENCIA 2007 - 00050

**Fecha de inicio-fin:** 01/10/2007 - 29/11/2012

**Duración:** 5 años - 1 mes - 28 días

**23 Nombre del proyecto:** Hipeac 2: European Network of Excellence on High Performance and Embedded Architecture and Compilation

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Koen De Bosschere; Mateo Valero Cortes

**Nº de investigadores/as:** 220

**Entidad/es financiadora/s:**

Comisión Europea

**Tipo de entidad:** Govern CEE

7th Framework Programme. Subprogramme Area:

Computing Systems

**Tipo de entidad:** Organismo, Otros



**Fecha de inicio-fin:** 01/01/2007 - 31/01/2012      **Duración:** 5 años - 1 mes - 1 día  
**Entidad/es participante/s:** Universidades españolas: Carlos III, UAB, UCM, A Coruña, UC, Castilla  
**Cuantía total:** 4.800.000 €

**24 Nombre del proyecto:** Supercomputación y eCiencia

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes

**Nº de investigadores/as:** 2

**Entidad/es financiadora/s:**

Proyecto Consolider del Programa Ingenio-2010

**Tipo de entidad:** Centro de I+D

**Fecha de inicio-fin:** 01/01/2007 - 31/12/2011      **Duración:** 5 años

**Entidad/es participante/s:** 21 grupos de investigación nacionales con un total de 136 participante

**Cuantía total:** 5.000.000 €

**25 Nombre del proyecto:** Jerarquía de Memoria de Alto Rendimiento.

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Víctor Viñals Yusfera

**Nº de investigadores/as:** 2

**Entidad/es financiadora/s:**

CICYT-TIN-2007-66423.Progr. Nac. de Tecn.

**Tipo de entidad:** Centro de I+D

Informat. (PRONTIN).

**Fecha de inicio-fin:** 01/01/2007 - 31/12/2010      **Duración:** 4 años

**Entidad/es participante/s:** Universidad de Zaragoza

**Cuantía total:** 152.460 €

**26 Nombre del proyecto:** VLSI Implementation of L-NUCA Caches

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Aragón, España

**Nombres investigadores principales (IP, Co-IP,...):** Manolis Katevenis

**Nº de investigadores/as:** 4

**Entidad/es financiadora/s:**

HiPEAC (NoE - Unión Europea)

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/01/2009 - 30/06/2009      **Duración:** 6 meses

**Entidad/es participante/s:** Universidad de Zaragoza y FORTH

**27 Nombre del proyecto:** gaZ: Grupo de Arquitectura de Computadores de la UZ: Reconocimiento y financiación de grupo Consolidado de investigación (BOA de 18 de Abril de 2008).

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universitat dse Zaragoza

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 1

**Entidad/es financiadora/s:**

Gobierno de Aragón

**Tipo de entidad:** Agencia Estatal**Fecha de inicio-fin:** 01/01/2008 - 31/12/2008**Duración:** 1 año**Entidad/es participante/s:** Universitat dse Zaragoza**Cuantía total:** 12.854 €

- 28 Nombre del proyecto:** Hipeac - European Network of Excellence on High-Performance Embedded Architecture and Compilers

**Ámbito geográfico:** Unión Europea**Grado de contribución:** Investigador/a**Entidad de realización:** Departament d'Arquitectura de Computadors**Ciudad entidad realización:** Barcelona, Cataluña,**Nombres investigadores principales (IP, Co-IP,...):** Mateo Valero Cortes**Nº de investigadores/as:** 170**Entidad/es financiadora/s:**

HiPEAC (NoE - Unión Europea)

**Tipo de entidad:** Agencia Estatal**Cód. según financiadora:** IST-004408**Fecha de inicio-fin:** 01/09/2004 - 01/09/2008      **Duración:** 4 años**Entidad/es participante/s:** UPC, U. Ghent, U. Chalmers, INRIA, CNRS, FORTH, UEDIN, U. Patras, TU D

- 29 Nombre del proyecto:** gaZ: Grupo de Arquitectura de Computadores de la UZ: Reconocimiento y financiación de grupoConsolidado de investigación (BOA de 15 de Mayo de 2006).

**Ámbito geográfico:** Nacional**Grado de contribución:** Investigador/a**Entidad de realización:** Universidad de Zaragoza**Ciudad entidad realización:** Zaragoza, España**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera**Nº de investigadores/as:** 1**Entidad/es financiadora/s:**

Gobierno de Aragón

**Tipo de entidad:** Organismo, Otros**Fecha de inicio-fin:** 01/01/2005 - 31/12/2007**Duración:** 2 años - 12 meses - 4 días**Entidad/es participante/s:** Universidad de Zaragoza

- 30 Nombre del proyecto:** Computación de Altas Prestaciones IV. Jerarquía de Memoria de Altas Prestaciones.

**Ámbito geográfico:** Nacional**Grado de contribución:** Investigador/a**Entidad de realización:** Departamento de Arquitectura de Computadores**Ciudad entidad realización:** Barcelona,**Nombres investigadores principales (IP, Co-IP,...):** Víctor Viñals Yusfera**Nº de investigadores/as:** 2**Entidad/es financiadora/s:**

Fondos FEDER. Plan Nacional I+D+I. Programa PRONTOIC.

**Tipo de entidad:** Centro de I+D**Fecha de inicio-fin:** 01/01/2004 - 31/12/2007**Duración:** 4 años**Entidad/es participante/s:** Universidad de Zaragoza (Coordinado con el DAC de la Universitat Polit**Cuantía total:** 160.000 €



**31 Nombre del proyecto:** 16 nodos de computación tipo Altix XE 210 con 2 procesadores de doble núcleo.

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Pablo Ibáñez Marín

**Nº de investigadores/as:** 1

**Entidad/es financiadora/s:**

Comisión Interministerial de Ciencia y Tecnología

**Tipo de entidad:** Ministerio

Universidad de Zaragoza/Gobierno de Aragón.

**Tipo de entidad:** Universidad

**Cód. según financiadora:** TIN2004-07739-C02

**Fecha de inicio-fin:** 01/07/2007 - 31/07/2007

**Duración:** 1 mes

**Entidad/es participante/s:** Universidad de Zaragoza

**32 Nombre del proyecto:** Adaptive data caches

**Ámbito geográfico:** Unión Europea

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Andreas Moshovos

**Nº de investigadores/as:** 2

**Entidad/es financiadora/s:**

HiPEAC Network of Excellence. European Union

**Tipo de entidad:** Organismo, Otros

**Fecha de inicio-fin:** 01/01/2007 - 30/06/2007

**Duración:** 5 meses - 29 días

**Entidad/es participante/s:** Universidad de Zaragoza y University of Toronto

**Cuantía total:** 5.000 €

**33 Nombre del proyecto:** Computación de Altas Prestaciones III. Jerarquía de Memoria de Altas Prestaciones.

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Víctor Viñals Yusfera

**Nº de investigadores/as:** 2

**Entidad/es financiadora/s:**

Plan Nacional I+D+I. Programa PRONTIC.

**Tipo de entidad:** Centro de I+D

**Fecha de inicio-fin:** 01/01/2004 - 31/12/2004

**Duración:** 1 año

**Entidad/es participante/s:** Universidad de Zaragoza (Coordinado con el DAC de la Universitat Polit

**34 Nombre del proyecto:** gaZ: Grupo de Arquitectura de Computadores de la UZ: Reconocimiento y financiación de grupoConsolidado de investigación (BOA de 15 de Octubre de 2004).

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 1

**Entidad/es financiadora/s:**



Gobierno de Aragón

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/01/2004 - 31/12/2004

**Duración:** 1 año

**Entidad/es participante/s:** Universidad de Zaragoza

**Cuantía total:** 5.046,39 €

**35 Nombre del proyecto:** gaZ: Grupo de Arquitectura de Computadores de la UZ: Reconocimiento y financiación de grupo Emergente de investigación (BOA de 14 de Mayo de 2003).

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** Zaragoza, España

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yúfera

**Nº de investigadores/as:** 1

**Entidad/es financiadora/s:**

Gobierno de Aragón

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio-fin:** 01/01/2003 - 31/12/2003

**Duración:** 12 meses - 4 días

**Entidad/es participante/s:** Universidad de Zaragoza

**Cuantía total:** 4.673,82 €

**36 Nombre del proyecto:** Computación de Altas Prestaciones II. Ocultación de Latencia.

**Ámbito geográfico:** Nacional

**Grado de contribución:** Investigador/a

**Entidad de realización:** Departamento de Arquitectura de Computadores

**Ciudad entidad realización:** Barcelona,

**Nombres investigadores principales (IP, Co-IP,...):** Víctor Viñals Yusfera

**Nº de investigadores/as:** 2

**Entidad/es financiadora/s:**

CICYT-TIC-1998-0511-C02-02

**Tipo de entidad:** Centro de I+D

**Fecha de inicio-fin:** 01/01/1998 - 31/12/2001

**Duración:** 4 años

**Entidad/es participante/s:** Universidad de Zaragoza (Coordinado con el DAC de la Universitat Polit

**Cuantía total:** 46.157,73 €

## Contratos, convenios o proyectos de I+D+i no competitivos con Administraciones o entidades públicas o privadas

**1 Nombre del proyecto:** 2010: Grupo de Arquitectura de Computadores de la UZ. Consolidado

**Entidad de realización:** Universidad de Zaragoza

**Grado de contribución:** Investigador/a

**Entidad de realización:** Universidad de Zaragoza

**Ciudad entidad realización:** AragónEspaña

**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yufera

**Nº de investigadores/as:** 15

**Entidad/es financiadora/s:**

Gobierno de Aragón. Consejería de Ciencia,  
Tecnología y Universidad

**Tipo de entidad:** Agencia Estatal

**Fecha de inicio:** 01/01/2010

**Duración:** 1 año

**Cuantía total:** 9.624 €

**2 Nombre del proyecto:** 2009: Grupo de Arquitectura de Computadores de la UZ. Consolidado**Entidad de realización:** Universidad de Zaragoza**Grado de contribución:** Investigador/a**Entidad de realización:** Universidad de Zaragoza**Ciudad entidad realización:** AragónEspaña**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yufera**Nº de investigadores/as:** 15**Entidad/es financiadora/s:**Gobierno de Aragón. Consejería de Ciencia,  
Tecnología y Universidad**Tipo de entidad:** Agencia Estatal**Fecha de inicio:** 01/01/2009**Duración:** 1 año**Cuantía total:** 10.650 €**3 Nombre del proyecto:** 2008: Grupo de Arquitectura de Computadores de la UZ. Consolidado**Entidad de realización:** Universidad de Zaragoza**Grado de contribución:** Investigador/a**Entidad de realización:** Universidad de Zaragoza**Ciudad entidad realización:** AragónEspaña**Nombres investigadores principales (IP, Co-IP,...):** Victor Viñals Yufera**Nº de investigadores/as:** 17**Entidad/es financiadora/s:**Gobierno de Aragón. Consejería de Ciencia,  
Tecnología y Universidad**Tipo de entidad:** Agencia Estatal**Fecha de inicio:** 01/01/2008**Duración:** 1 año**Cuantía total:** 12.854 €

## Actividades científicas y tecnológicas

### Producción científica

#### Publicaciones, documentos científicos y técnicos

**1** Escuín, C.; Ibáñez, P.; Navarro, D.; Monreal, T.; Llaberia, J.; Viñals, V.. L2C2: Last-level compressed-contents non-volatile cache and a procedure to forecast performance and lifetime. *PloS one*. 18 - 2, article e0278346, pp. 1 - 36. Public Library of Science (PLOS), 07/02/2023. Disponible en Internet en: <<https://journals.plos.org/plosone/article?id=10.1371/journal.pone.0278346>>. ISSN 1932-6203

**DOI:** <https://doi.org/10.1371/journal.pone.0278346>**Handle:** <http://hdl.handle.net/2117/386455>**Tipo de producción:** Artículo científico**Tipo de soporte:** Revista**Posición de firma:** 4**Grado de contribución:** Autor/a o coautor/a de artículo en revista con comité evaluador de admisión externo**Nº total de autores:** 6**Categoría:** MULTIDISCIPLINARY SCIENCES**Fuente de impacto:** WOS (JCR)**Revista dentro del 25%:** No**Índice de impacto:** 3.752**Num. revistas en cat.:** 73**Posición de publicación:** 29**Citas:** 1



- 2** Díaz, J.; Ibáñez, P.; Monreal, T.; Viñals, V.; Llaberia, J.. Near-optimal replacement policies for shared caches in multicore processors. *Journal of supercomputing*. 77 - 10, pp. 11756 - 11785. 10/2021. Disponible en Internet en: <<https://link.springer.com/article/10.1007/s11227-021-03736-1>>. ISSN 0920-8542  
**Handle:** <http://hdl.handle.net/2117/346071>  
**DOI:** <https://doi.org/10.1007/s11227-021-03736-1>
- Tipo de producción:** Artículo científico  
**Posición de firma:** 3
- Nº total de autores:** 5  
**Fuente de impacto:** WOS (JCR)
- Índice de impacto:** 2.557  
**Posición de publicación:** 43
- Tipo de soporte:** Revista  
**Grado de contribución:** Autor/a o coautor/a de artículo en revista con comité evaluador de admisión externo
- Categoría:** COMPUTER SCIENCE, THEORY & METHODS  
**Revista dentro del 25%:** No  
**Num. revistas en cat.:** 109  
**Citas:** 1
- 3** Díaz, J.; Monreal, T.; Ibáñez , P.; Llaberia, J.; Viñals, V.. ReD: A reuse detector for content selection in exclusive shared last-level caches. *Journal of parallel and distributed computing*. 125, pp. 106 - 120. Elsevier, 03/2019. Disponible en Internet en: <<https://www.sciencedirect.com/science/article/pii/S0743731518308414>>. ISSN 0743-7315  
**DOI:** <https://doi.org/10.1016/j.jpdc.2018.11.005>  
**Handle:** <http://hdl.handle.net/2117/127599>
- Tipo de producción:** Artículo científico  
**Posición de firma:** 2
- Nº total de autores:** 5  
**Fuente de impacto:** WOS (JCR)
- Índice de impacto:** 2.296  
**Posición de publicación:** 35
- Tipo de soporte:** Revista  
**Grado de contribución:** Autor/a o coautor/a de artículo en revista con comité evaluador de admisión externo
- Categoría:** COMPUTER SCIENCE, THEORY & METHODS  
**Revista dentro del 25%:** No  
**Num. revistas en cat.:** 108  
**Citas:** 2
- 4** Ferrerón, A.; Alastruey, J.; Suárez, D.; Monreal, T.; Ibáñez , P.; Viñals, V.. A fault-tolerant last level cache for CMPs operating at ultra-low voltage. *Journal of parallel and distributed computing*. 125, pp. 31 - 44. Elsevier, 03/2019. Disponible en Internet en: <<https://www.sciencedirect.com/science/article/pii/S0743731518307810>>. ISSN 0743-7315  
**Handle:** <http://hdl.handle.net/2117/127595>  
**DOI:** <https://doi.org/10.1016/j.jpdc.2018.10.010>
- Tipo de producción:** Artículo científico  
**Posición de firma:** 4
- Nº total de autores:** 6  
**Fuente de impacto:** WOS (JCR)
- Índice de impacto:** 2.296  
**Posición de publicación:** 35
- Tipo de soporte:** Revista  
**Grado de contribución:** Autor/a o coautor/a de artículo en revista con comité evaluador de admisión externo
- Categoría:** COMPUTER SCIENCE, THEORY & METHODS  
**Revista dentro del 25%:** No  
**Num. revistas en cat.:** 108  
**Citas:** 3



- 5** Rodríguez, R.; Díaz, J.; Castro, F.; Ibáñez, P.; Chaver, D.; Viñals, V.; Sáez, J.; Prieto Matías, Manuel; Piñuel, L.; Monreal, T.; Llaberia, J.. Reuse Detector: improving the management of STT-RAM SLLCs. Computer journal. 61 - 6, pp. 856 - 880. 01/06/2018. Disponible en Internet en: <<https://academic.oup.com/comjnl/advance-article-abstract/doi/10.1093/comjnl/bxx099/4568418>>. ISSN 1460-2067  
**DOI:** <https://doi.org/10.1093/comjnl/bxx099>  
**Handle:** <http://hdl.handle.net/2117/119198>  
**Tipo de producción:** Artículo científico      **Tipo de soporte:** Revista  
**Posición de firma:** 10  
**Nº total de autores:** 11  
**Fuente de impacto:** SJR - SCImago Journal Rank  
**Índice de impacto:** 0.282  
**Citas:** 3
- 6** Ferrerón, A.; Suárez, D.; Alastrauey, J.; Monreal, T.; Ibáñez, P.. Concertina: Squeezing in cache content to operate at near-threshold voltage. IEEE transactions on computers. 65 - 3, pp. 755 - 769. (Estados Unidos de América): Institute of Electrical and Electronics Engineers (IEEE), 01/03/2016. Disponible en Internet en: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=7272076>>. ISSN 0018-9340  
**Handle:** <http://hdl.handle.net/2117/88590>  
**DOI:** <https://doi.org/10.1109/TC.2015.2479585>  
**Tipo de producción:** Artículo científico      **Tipo de soporte:** Revista  
**Posición de firma:** 4  
**Nº total de autores:** 5  
**Fuente de impacto:** WOS (JCR)  
**Índice de impacto:** 2.916  
**Posición de publicación:** 10  
**Categoría:** COMPUTER SCIENCE, HARDWARE & ARCHITECTURE  
**Revista dentro del 25%:** Sí  
**Num. revistas en cat.:** 52  
**Citas:** 17
- 7** Suárez, D.; Ferrerón, A.; Montesano, L.; Monreal, T.; Viñals, V.. Revisiting LP-NUCA Energy Consumption: Cache Access Policies and Adaptive Block Dropping. ACM transactions on architecture and code optimization. 11 - 2, pp. 113 - 138. 01/06/2014. Disponible en Internet en: <[http://dl.acm.org/ft\\_gateway.cfm?id=2632217&ftid=1476811&dwn=1&CFID=513832739&CFTOKEN=40193894](http://dl.acm.org/ft_gateway.cfm?id=2632217&ftid=1476811&dwn=1&CFID=513832739&CFTOKEN=40193894)>. ISSN 1544-3566  
**DOI:** <https://doi.org/10.1145/2632217>  
**Tipo de producción:** Artículo científico      **Tipo de soporte:** Revista  
**Posición de firma:** 4  
**Nº total de autores:** 5  
**Fuente de impacto:** WOS (JCR)  
**Índice de impacto:** 0.503  
**Posición de publicación:** 40  
**Categoría:** COMPUTER SCIENCE, HARDWARE & ARCHITECTURE  
**Revista dentro del 25%:** No  
**Num. revistas en cat.:** 50  
**Citas:** 1
- 8** Suárez, D.; Dimitrakopoulos, G.; Monreal, T.; Katevenis, M.; Viñals, V.. LP-NUCA: networks-in-cache for high-performance low-power embedded processors. IEEE transactions on very large scale integration (VLSI) systems. 20 - 8, pp. 1510 - 1523. 07/07/2011. Disponible en Internet en: <[http://ieeexplore.ieee.org/xpls/abs\\_all.jsp?arnumber=5941025](http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=5941025)>. ISSN 1063-8210  
**DOI:** <https://doi.org/10.1109/TVLSI.2011.2158249>  
**Tipo de producción:** Artículo científico      **Tipo de soporte:** Revista



**Posición de firma:** 3

**Nº total de autores:** 5

**Fuente de impacto:** WOS (JCR)

**Índice de impacto:** 1.219

**Posición de publicación:** 15

**Grado de contribución:** Autor/a o coautor/a de artículo en revista con comité evaluador de admisión externo

**Categoría:** COMPUTER SCIENCE, HARDWARE & ARCHITECTURE

**Revista dentro del 25%:** No

**Num. revistas en cat.:** 50

**Citas:** 10

**9** Monreal, T.; Viñals, V.; Gonzalez, A.; Valero, M.. Hardware support for early register release. International journal of high performance computing and networking. 3 - 2/3, pp. 83 - 94. 2005. Disponible en Internet en: <<http://www.inderscienceonline.com/doi/abs/10.1504/IJHPCN.2005.008029>>. ISSN 1740-0562

**DOI:** <https://doi.org/10.1504/IJHPCN.2005.008029>

**Tipo de producción:** Artículo científico

**Posición de firma:** 1

**Nº total de autores:** 4

**Fuente de impacto:** SJR - SCImago Journal Rank

**Índice de impacto:** 0.116

**Tipo de soporte:** Revista

**10** Monreal, T.; Viñals, V.; González, J.; Gonzalez, A.; Valero, M.. Late allocation and early release of physical registers. IEEE transactions on computers. 53 - 10, pp. 1244 - 1259. (Estados Unidos de América): Institute of Electrical and Electronics Engineers (IEEE), 10/2004. Disponible en Internet en: <<http://ieeexplore.ieee.org/document/1327576/>>. ISSN 0018-9340

**DOI:** <https://doi.org/10.1109/TC.2004.79>

**Handle:** <http://hdl.handle.net/2117/98349>

**Tipo de producción:** Artículo científico

**Posición de firma:** 1

**Nº total de autores:** 5

**Fuente de impacto:** WOS (JCR)

**Tipo de soporte:** Revista

**Índice de impacto:** 2.419

**Posición de publicación:** 16

**Categoría:** ENGINEERING, ELECTRICAL & ELECTRONIC

**Revista dentro del 25%:** Sí

**Num. revistas en cat.:** 209

**Citas:** 19

**11** Monreal, T.; Gonzalez, A.; Valero, M.; González, J.; Victor, V.. Dynamic register renaming through virtual-physical registers. Journal of instruction-level parallelism. 2, pp. 1 - 20. 05/2000. Disponible en Internet en: <<https://www.jilp.org/vol2/index.html>>. ISSN 1942-9525

**Tipo de producción:** Artículo científico

**Tipo de soporte:** Revista

**Posición de firma:** 1

**Nº total de autores:** 5



## Trabajos presentados en congresos nacionales o internacionales

**1 Título del trabajo:** MNEMOSEN++: Scalable multi-tile design with enhanced buffering and VGSOT-MRAM based compute-in-memory crossbar array

**Nombre del congreso:** 30th IEEE International Conference on Electronics, Circuits and Systems

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Otros

**Intervención por:** Revisión previa a la aceptación

**Ciudad de celebración:** Istanbul, Turquía

**Fecha de celebración:** 2023

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Escuín, C.; García, F.; Zahedi, M.; Ibáñez, P.; Monreal, T.; Viñals, V.; Llaberia, J.; Myers, J.; Ryckaert, J.; Biswas, D.; Catthoor, F."MNEMOSEN++: Scalable multi-tile design with enhanced buffering and VGSOT-MRAM based compute-in-memory crossbar array". En: 2023 30th IEEE International Conference on Electronics, Circuits and Systems (ICECS): Istambul, Turkey: December 4-7, 2023: proceedings. Institute of Electrical and Electronics Engineers (IEEE), 2023. ISBN 979-8-3503-2649-9

**Handle:** <http://hdl.handle.net/2117/403433>

**DOI:** <https://doi.org/10.1109/ICECS58634.2023.10382874>

**2 Título del trabajo:** Leveraging data compression for performance-efficient and long-lasting NVM-based last-level cache

**Nombre del congreso:** 14th Non-Volatile Memories Workshop

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Otros

**Intervención por:** Revisión previa a la aceptación

**Ciudad de celebración:** San Diego, CA, Estados Unidos de América

**Fecha de celebración:** 2023

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Escuín, C.; Ali, A.; Ibáñez, P.; Monreal, T.; Navarro, D.; Llaberia, J.; Castrillón, J.; Viñals, V."Leveraging data compression for performance-efficient and long-lasting NVM-based last-level cache". En: 14th Annual Non-Volatile Memories Workshop: University of California, San Diego, March 13-14, 2023. University of California, Los Angeles (UCLA), 2023.

**Handle:** <http://hdl.handle.net/2117/395690>

**3 Título del trabajo:** Compression-aware and performance-efficient insertion policies for long-lasting hybrid LLCs

**Nombre del congreso:** 29th IEEE International Symposium on High-Performance Computer Architecture

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Montreal, QC, Canadá

**Fecha de celebración:** 2023

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Escuín, C.; Ali, A.; Ibáñez, P.; Monreal, T.; Castrillón, J.; Viñals, V."Compression-aware and performance-efficient insertion policies for long-lasting hybrid LLCs". En: 2023 IEEE International Symposium on High-Performance Computer Architecture (HPCA): Montreal, QC, Canada, 25 February-1 March 2023: proceedings. pp. 179 - 192. Institute of Electrical and Electronics Engineers (IEEE), 2023. ISBN 978-1-6654-7652-2

**Handle:** <http://hdl.handle.net/2117/387432>

**DOI:** <https://doi.org/10.1109/HPCA56546.2023.10070968>

**4 Título del trabajo:** HyCSim: A rapid design space exploration tool for emerging hybrid last-level caches

**Nombre del congreso:** Drone Systems Engineering and Rapid Simulation and Performance Evaluation: Methods and Tools 2022

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Ponencia oral    **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Virtual, Hungría

**Fecha de celebración:** 2022

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Escuín, C.; Ali, A.; Ibáñez , P.; Monreal, T.; Viñals, V.; Castrillón, J."HyCSim: A rapid design space exploration tool for emerging hybrid last-level caches". En: Proceedings of System Engineering for constrained embedded systems: DroneSE: Drone Systems Engineering, RAPIDO: Rapid Simulation and Performance Evaluation: Methods and Tools: HiPEAC Conference, January 17, Virtual and June 20-2022, 2022, Budapest, Hungary. pp. 53 - 58. Association for Computing Machinery (ACM), 2022. ISBN 978-1-4503-9566-3

**DOI:** <https://doi.org/10.1145/3522784.3522801>

**Handle:** <http://hdl.handle.net/2117/377326>

**5 Título del trabajo:** Pronóstico de capacidad efectiva y prestaciones en una cache no volátil de último nivel

**Nombre del congreso:** XXXI Jornadas de Paralelismo

**Tipo de participación:** Participativo - Ponencia oral    **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Málaga, España

**Fecha de celebración:** 2021

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Escuín, C.; Monreal, T.; Llaberia, J.; Ibáñez , P.; Viñals, V."Pronóstico de capacidad efectiva y prestaciones en una cache no volátil de último nivel". En: Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 20/21: Málaga, 21 a 24 de Septiembre de 2021. pp. 173 - 182. Sociedad de Arquitectura y Tecnología de Computadores (SARTECO), 2021. ISBN 978-84-09-32487-3

**Handle:** <http://hdl.handle.net/2117/357261>

**6 Título del trabajo:** STT-RAM memory hierarchy designs aimed to performance, reliability and energy consumption

**Nombre del congreso:** 15th International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Póster

**Intervención por:** Acceso por inscripción libre

**Ciudad de celebración:** Fiuggi, Italia

**Fecha de celebración:** 2019

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Escuín, C.; Monreal, T.; Llaberia, J.; Viñals, V.; Ibáñez, P."STT-RAM memory hierarchy designs aimed to performance, reliability and energy consumption". En: ACACES 2019: July 17, 2019, Fiuggi, Italy: poster abstracts. pp. 231 - 234. European Network of Excellence on High Performance and Embedded Architecture and Compilation (HiPEAC), 2019. ISBN 978-88-905806-7-3

**Handle:** <http://hdl.handle.net/2117/177887>



**7 Título del trabajo:** ReD: A policy based on reuse detection for demanding block selection in last-level Caches

**Nombre del congreso:** The Second Cache Replacement Championship

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Toronto, Canadá

**Fecha de celebración:** 2017

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Díaz, J.; Ibáñez , P.; Monreal, T.; Viñals, V.; Llaberia, J."ReD: A policy based on reuse detection for demanding block selection in last-level Caches". En: The Second Cache Replacement Championship: workshop schedule. pp. 1 - 4. 2017.

**Handle:** <http://hdl.handle.net/2117/113462>

**8 Título del trabajo:** Gestión de contenidos en caches operando a bajo voltaje

**Nombre del congreso:** XXVII Jornadas de Paralelismo

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Salamanca, España

**Fecha de celebración:** 2016

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Ferrerón, A.; Alastruey, J.; Suárez, D.; Monreal, T.; Ibáñez , P.; Viñals, V."Gestión de contenidos en caches operando a bajo voltaje". En: XXVI Jornadas de Paralelismo (JP2016): Salamanca, 14-16 septiembre: actas. pp. 497 - 506. 2016. ISBN 978-84-9012-626-4

**Handle:** <http://hdl.handle.net/2117/114163>

**9 Título del trabajo:** Selección de contenidos basada en reuso para caches compartidas en exclusión

**Nombre del congreso:** XXVI Jornadas de Paralelismo

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Córdoba, España

**Fecha de celebración:** 2015

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Díaz, J.; Monreal, T.; Viñals, V.; Ibáñez , P.; Llaberia, J."Selección de contenidos basada en reuso para caches compartidas en exclusión". En: XXVI edición de las Jornadas de Paralelismo (JP2015): 23, 24 y 25 de septiembre de 2015 Córdoba: actas. pp. 433 - 442. 2015. ISBN 978-84-16017-52-2

**Handle:** <http://hdl.handle.net/2117/114161>

**10 Título del trabajo:** Block disabling characterization and improvements in CMPs operating at ultra-low voltages

**Nombre del congreso:** 26th International Symposium on Computer Architecture and High Performance Computing

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Acceso por inscripción libre (comunicación oral)

**Ciudad de celebración:** París, Francia

**Fecha de celebración:** 2014

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro



Ferrerón, A.; Suárez, D.; Alastruey, J.; Monreal, T.; Victor, V."Block disabling characterization and improvements in CMPs operating at ultra-low voltages". En: IEEE 26th International Symposium on Computer Architecture and High Performance Computing: 22-24 October 2014: Paris, France: proceedings. pp. 238 - 245. Institute of Electrical and Electronics Engineers (IEEE), ISBN 978-1-4799-6904-3

**Handle:** <http://hdl.handle.net/2117/25094>

**DOI:** <https://doi.org/10.1109/SBAC-PAD.2014.12>

**11 Título del trabajo:** A comparison of cache hierarchies for SMT processors

**Nombre del congreso:** XXII Jornadas de Paralelismo

**Tipo evento:** Jornada

**Ámbito geográfico:** Nacional

**Tipo de participación:** Participativo - Ponencia oral    **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** La Laguna, Tenerife, España

**Fecha de celebración:** 2011

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Suárez, D.; Monreal, T.; Viñals, V."A comparison of cache hierarchies for SMT processors". En: XXII Jornadas de Paralelismo: La Laguna, 7-9 septiembre 2011: actas. pp. 563 - 568. Universidad de La Laguna. Servicio de Publicaciones, 2011. ISBN 978-84-694-1791-1

**Handle:** <http://hdl.handle.net/2117/114160>

**12 Título del trabajo:** An adaptive controller to save dynamic energy in LP-NUCA

**Nombre del congreso:** XXII Jornadas de Paralelismo

**Tipo evento:** Jornada

**Ámbito geográfico:** Nacional

**Tipo de participación:** Participativo - Ponencia oral    **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** La Laguna, Tenerife, España

**Fecha de celebración:** 2011

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Suárez, D.; Monreal, T.; Viñals, V."An adaptive controller to save dynamic energy in LP-NUCA". En: XXII Jornadas de Paralelismo: La Laguna, 7-9 septiembre 2011: actas. pp. 291 - 296. Universidad de La Laguna. Servicio de Publicaciones, 2011. ISBN 978-84-694-1791-1

**Handle:** <http://hdl.handle.net/2117/114158>

**13 Título del trabajo:** Implementación de un predictor de último uso con decaimiento

**Nombre del congreso:** XX Jornadas de Paralelismo

**Tipo de participación:** Participativo - Ponencia oral    **Intervención por:** Acceso por inscripción libre (comunicación oral)

**Ciudad de celebración:** A Coruña, España

**Fecha de celebración:** 2009

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Alastruey, J.; Monreal, T.; Victor, V.; Valero, M."Implementación de un predictor de último uso con decaimiento". En: Actas de las XX Jornadas de Paralelismo. pp. 171 - 176. 2009. ISBN 84-9749-346-8

**14 Título del trabajo:** Light NUCA: a proposal for bridging the inter-cache latency gap

**Nombre del congreso:** Design, Automation and Test in Europe 2009

**Tipo de participación:** Participativo - Otros

**Ciudad de celebración:** Nice, Francia

**Fecha de celebración:** 2009



**Publicación en acta congreso:** Sí

**Forma de contribución:** Capítulo de libro

Suárez, D.; Monreal, T.; Vallejo, F.; Viñals, V.; Beivide Palacio, Julio Ramon. "Light NUCA: a proposal for bridging the inter-cache latency gap". En: Design, Automation and Test in Europe: Nice, France, April 20-24, 2009: proceedings. pp. 530 - 535. IEEE Computer Society, 2009. ISBN 978-1-4244-3781-8

**Handle:** <http://hdl.handle.net/2117/13287>

**Con comité de admisión ext.:** Sí

**15 Título del trabajo:** Selection of the register file size and the resource allocation policy on SMT processors

**Nombre del congreso:** 20th International Symposium on Computer Architecture and High Performance Computing

**Tipo de participación:** Participativo - Otros

**Intervención por:** Revisión previa a la aceptación

**Ciudad de celebración:** Campo Grande, MS, Brasil

**Fecha de celebración:** 2008

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Alastruey, J.; Monreal, T.; Cazorla, F. J.; Viñals, V.; Valero, M."Selection of the register file size and the resource allocation policy on SMT processors". En: 20th International Symposium on Computer Architecture and High Performance Computing: Campo Grande, MS, Brazil, 29 October 2008-1 November 2008: proceedings. pp. 63 - 70. Institute of Electrical and Electronics Engineers (IEEE), 2008. ISBN 978-0-7695-3423-7

**DOI:** <https://doi.org/10.1109/SBAC-PAD.2008.17>

**Handle:** <http://hdl.handle.net/2117/13283>

**16 Título del trabajo:** Selección del tamaño del banco de registros y de la política de asignación de recursos en procesadores SMT

**Nombre del congreso:** XVIII Jornadas de Paralelismo

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Zaragoza, España

**Fecha de celebración:** 2007

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Alastruey, J.; Monreal, T.; Cazorla, F. J.; Viñals, V.; Valero, M."Selección del tamaño del banco de registros y de la política de asignación de recursos en procesadores SMT". En: Actas de las XVIII Jornadas de Paralelismo, volumen 1: Zaragoza, 12-14 septiembre 2007. pp. 3 - 10. Thomson Editores Spain, 2007. ISBN 978-84-9732-593-6

**Handle:** <http://hdl.handle.net/2117/114017>

**17 Título del trabajo:** Microarchitectural support for speculative register renaming

**Nombre del congreso:** 21st International Parallel and Distribution Processing Symposium

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Long Beach, CA, Estados Unidos de América

**Fecha de celebración:** 2007

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Alastruey, J.; Monreal, T.; Viñals, V.; Valero, M."Microarchitectural support for speculative register renaming". En: 21st International Parallel and Distributed Processing Symposium, IPDPS 2007: March 26-30, 2007 Long Beach, California USA: proceedings. pp. 1 - 10. Institute of Electrical and Electronics Engineers (IEEE), 2007. ISBN 1-4244-0910-1

**DOI:** <https://doi.org/10.1109/IPDPS.2007.370237>

**Handle:** <http://hdl.handle.net/2117/112380>



18 **Título del trabajo:** Speculative early register release

**Nombre del congreso:** Third ACM International Conference on Computing Frontiers

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Ischia, Italia

**Fecha de celebración:** 2006

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Alastruey, J.; Monreal, T.; Viñals, V.; Valero, M."Speculative early register release". En: Proceedings of the 3rd Conference on Computing Frontiers. pp. 291 - 302. Association for Computing Machinery (ACM), 2006. ISBN 1-59593-302-6

**DOI:** <https://doi.org/10.1145/1128022.1128061>

19 **Título del trabajo:** Limits on early release of physical registers

**Nombre del congreso:** XV Jornadas de Paralelismo

**Tipo evento:** Jornada

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Almería, España

**Fecha de celebración:** 2004

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Alastruey, J.; Monreal, T.; Viñals, V.; Valero, M."Limits on early release of physical registers". En: Computación de altas prestaciones: actas de las XV Jornadas de Paralelismo: Almería, 15, 16 y 17 de Septiembre de 2004. pp. 231 - 236. Servicio de Publicaciones de la Universidad de Almería, 2004. ISBN 84-8240-714-7

20 **Título del trabajo:** Hardware schemes for early register release

**Nombre del congreso:** 2002 International Conference on Parallel Processing

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Vancouver, Canadá

**Fecha de celebración:** 2002

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Monreal, T.; Viñals, V.; Gonzalez, A.; Valero, M."Hardware schemes for early register release". En: International Conference on Parallel Processing: 18-21 August 2002 Vancouver, B.C., Canada: proceedings. pp. 5 - 13. Institute of Electrical and Electronics Engineers (IEEE), 2002. ISBN 0-7695-1677-7

**DOI:** <https://doi.org/10.1109/ICPP.2002.1040854>

**Handle:** <http://hdl.handle.net/2117/96795>

21 **Título del trabajo:** Liberación anticipada de registros

**Nombre del congreso:** XI Jornadas de Paralelismo

**Tipo evento:** Jornada

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Granada, España

**Fecha de celebración:** 2000

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí



**Forma de contribución:** Capítulo de libro

Monreal, T.; Gonzalez, A.; Viñals, V.; Valero, M."Liberación anticipada de registros". En: Actas de las XI Jornadas de Paralelismo. pp. 1 - 5. XI Jornadas de Paralelismo, 2000. ISBN 84-699-3003-6

**22 Título del trabajo:** Delaying physical register allocation through virtual-physical registers

**Nombre del congreso:** 32nd Annual ACM/IEEE International Symposium on Microarchitecture

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Ponencia oral (comunicación oral)

**Ciudad de celebración:** Haifa, Israel

**Fecha de celebración:** 1999

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Monreal, T.; Gonzalez, A.; Valero, M.; González, J.; Viñals, V."Delaying physical register allocation through virtual-physical registers". En: 32nd Annual International Symposium on Microarchitecture: Haifa, Israel, November 16-18, 1999: proceedings. pp. 186 - 192. Institute of Electrical and Electronics Engineers (IEEE), 1999. ISBN 0-7695-0437-X

**DOI:** <https://doi.org/10.1109/MICRO.1999.809456>

**Handle:** <http://hdl.handle.net/2117/101362>

**23 Título del trabajo:** Virtual registers

**Nombre del congreso:** 4th International Conference on High-Performance Computing

**Ámbito geográfico:** Internacional no UE

**Tipo de participación:** Participativo - Ponencia oral **Intervención por:** Revisión previa a la aceptación (comunicación oral)

**Ciudad de celebración:** Bangalore, India

**Fecha de celebración:** 1997

**Publicación en acta congreso:** Sí

**Con comité de admisión ext.:** Sí

**Forma de contribución:** Capítulo de libro

Gonzalez, A.; Valero, M.; González, J.; Monreal, T."Virtual registers". En: Fourth International Conference on High-Performance Computing: December 18-21, 1997, Bangalore, India: proceedings. pp. 364 - 369. Institute of Electrical and Electronics Engineers (IEEE), 1997. ISBN 0-8186-8067-9

**DOI:** <https://doi.org/10.1109/HIPC.1997.634516>

**Handle:** <http://hdl.handle.net/2117/105578>

## Gestión de I+D+i y participación en comités científicos

### Comités científicos, técnicos y/o asesores

**1 Título del comité:** Comité organizador, II Congreso Español de Informática (CEDI 2007)

**Fecha de inicio-fin:** 11/09/2007 - 14/09/2007

**2 Título del comité:** Sociedad de Arquitectura y Tecnología de los Computadores

**Ciudad de radicación:** Madrid, España

**Fecha de inicio:** 01/09/2019

**3 Título del comité:** Sociedad de Arquitectura y Tecnología de los Computadores

**Ciudad de radicación:** Madrid, España

**Fecha de inicio:** 22/03/2002



## Organización de actividades de I+D+i

**Título de la actividad:** II Congreso Español de Informática

**Tipo de actividad:** Congreso

**Ciudad de celebración:** Zaragoza, España

**Modo de participación:** Organizador

**Fecha de inicio:** 2007

## Evaluación y revisión de proyectos y artículos de I+D+i

**1 Nombre de la actividad:** Vocal de Equipo de revisores externos del Program Committee (external review committee)

**Entidad de realización:** International Conference on **Tipo de entidad:** Organismo, Otros Supercomputing

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 21/06/2023 - 23/06/2023

**2 Nombre de la actividad:** Vocal de CONCURSO DE ACCESO A PLAZAS DE LOS CUERPOS DE FUNCIONARIOS DOCENTES UNIVERSITARIOS

**Funciones desempeñadas:** Vocal de tribunal o jurado del concurso de arquitectura titulares de universidad

**Entidad de realización:** Universidad Complutense **Tipo de entidad:** Universidad de Madrid

**Modalidad de actividad:** Participación en tribunales

**Ámbito geográfico:** Nacional

**Fecha de inicio-fin:** 29/07/2020 - 16/09/2020

**3 Nombre de la actividad:** Vocal de CONCURSO DE ACCESO A PLAZAS DE LOS CUERPOS DE FUNCIONARIOS DOCENTES UNIVERSITARIOS

**Funciones desempeñadas:** Vocal de tribunal o jurado del concurso de arquitectura titulares de universidad

**Entidad de realización:** Universidad de Zaragoza **Tipo de entidad:** Universidad

**Modalidad de actividad:** Participación en tribunales

**Ámbito geográfico:** Nacional

**Fecha de inicio-fin:** 24/01/2020 - 05/06/2020

**4 Nombre de la actividad:** Vocal de CONCURSO DE ACCESO A PLAZAS DE LOS CUERPOS DE FUNCIONARIOS DOCENTES UNIVERSITARIOS

**Funciones desempeñadas:** Vocal de tribunal o jurado del concurso de arquitectura titulares de universidad

**Entidad de realización:** Universidad de Zaragoza **Tipo de entidad:** Universidad

**Modalidad de actividad:** Participación en tribunales

**Ámbito geográfico:** Nacional

**Fecha de inicio-fin:** 24/01/2020 - 29/05/2020

**5 Nombre de la actividad:** Vocal de Evaluadora de Proyectos del Plan Nacional I+D, Miembro del Comité de Revisión de Proyectos

**Entidad de realización:** Agencia Nacional de Evaluación y Prospectiva **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2015 - 31/12/2015



- 6** **Nombre de la actividad:** Vocal de Evaluadora de Proyectos del Plan Nacional I+D, Miembro del Comité de Revisión de Proyectos  
**Entidad de realización:** Agencia Nacional de Evaluación y Prospectiva      **Tipo de entidad:** Centro de I+D  
**Ciudad entidad realización:** España  
**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas  
**Fecha de inicio-fin:** 01/01/2014 - 31/12/2014
- 7** **Nombre de la actividad:** Vocal de Evaluadora de Proyectos del Plan Nacional I+D, Miembro del Comité de Revisión de Proyectos  
**Entidad de realización:** Agencia Nacional de Evaluación y Prospectiva      **Tipo de entidad:** Centro de I+D  
**Ciudad entidad realización:** España  
**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas  
**Fecha de inicio-fin:** 01/01/2011 - 31/12/2011
- 8** **Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Miembro del Comité de Revisión de artículos presentados al Congreso  
**Entidad de realización:** The 14th Int. European Conf. on Parallel&Distributed Computing EuroPar      **Tipo de entidad:** Centro de I+D  
**Ciudad entidad realización:** España  
**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas  
**Fecha de inicio-fin:** 01/01/2008 - 31/12/2008
- 9** **Nombre de la actividad:** Otros de Evaluadora de Proyectos del Plan Nacional I+D, Miembro del Comité de Revisión de Proyectos  
**Entidad de realización:** Agencia Nacional de Evaluación y Prospectiva      **Tipo de entidad:** Centro de I+D  
**Ciudad entidad realización:** España  
**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas  
**Fecha de inicio-fin:** 01/01/2008 - 31/12/2008
- 10** **Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Miembro del Comité de Revisión de artículos presentados al Congreso  
**Entidad de realización:** The IEEE Transactions on Very Large Scale Integration Systems TonVLSI      **Tipo de entidad:** Centro de I+D  
**Ciudad entidad realización:** España  
**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas  
**Fecha de inicio-fin:** 01/01/2008 - 31/12/2008
- 11** **Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Miembro del Comité de Revisión de artículos presentados al Congreso  
**Entidad de realización:** The IEEE Computer Architecture Letters CAL-2007      **Tipo de entidad:** Centro de I+D  
**Ciudad entidad realización:** España  
**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas  
**Fecha de inicio-fin:** 01/01/2007 - 31/12/2007



**12 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Colaboración con el Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** The IEEE Transactions on ComputersTonC-2006      **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2006 - 31/12/2006

**13 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Miembro del Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** The 33rd International Symposium on Computer Architecture ISCA-2006      **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2006 - 31/12/2006

**14 Nombre de la actividad:** Revisor de Equipo de revisores del Program CommitteeMiembro del Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** IEEE/ACM International Symposium on Microarchitecture. MICRO-38, 2005      **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2005 - 31/12/2005

**15 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Miembro del Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** The IEEE Transactions on ComputersTonC-2005      **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2005 - 31/12/2005

**16 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Colaboración con el Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** The EUROMICRO Symposium on Digital System Design DSD-2004      **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2004 - 31/12/2004

**17 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Colaboración con el Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** The 31st Annual International Symposium on Computer Architecture ISCA      **Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2004 - 31/12/2004



**18 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Colaboración con el Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** IEEE International Symposium on Cluster Computing and the Grid.  
CCGrid

**Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2001 - 31/12/2001

**19 Nombre de la actividad:** Revisor de Equipo de revisores del Program Committee. Miembro del Comité de Revisión de artículos presentados al Congreso

**Entidad de realización:** IEEE/ACM International Symposium on Microarchitecture. MICRO-33

**Tipo de entidad:** Centro de I+D

**Ciudad entidad realización:** España

**Modalidad de actividad:** Participación en comisiones evaluadoras de entidades científicas

**Fecha de inicio-fin:** 01/01/2000 - 31/12/2000

## Otros méritos

### Premios, menciones y distinciones

**1 Descripción:** paper award. Paper Award given by the HiPEAC Network

**Entidad concesionaria:** HiPEAC (NoE - Unión Europea)

**Tipo de entidad:** Agencia Estatal

**Fecha de concesión:** 18/12/2023

**Reconocimientos ligados:** Por ser uno de los artículos (full paper) publicados en el año 2023 en una de las conferencias consideradas top por el HiPEAC steering committee (International Symposium on High Performance Computer Architecture, HPCA).

**2 Descripción:** Tercer premio. The 2nd Cache Replacement Championship (CRC-2)

**Entidad concesionaria:** Texas A&M University

**Tipo de entidad:** Universidad

**Fecha de concesión:** 24/06/2017

**Reconocimientos ligados:** Ser uno de los mejores algoritmos de reemplazo para caches de último nivel y bajo diferentes configuraciones de prueba. Con todos los trabajos seleccionados se realizaron 6 clasificaciones parciales y una clasificación final. Este trabajo ocupa las siguientes posiciones: 1a posición en la configuración multiprocesador y carga CloudSuite sin prebúsqueda; 2a posición en las dos configuraciones multiprocesador y carga multiprogramada (con y sin prebúsqueda). Ocupa la 3a posición en la clasificación final, donde se tienen en cuenta todas las configuraciones evaluadas.

## Resumen de otros méritos

**Descripción del mérito:** 1. Valoración positiva de un tramo de investigación otorgado por la Comisión Nacional Evaluadora de la Actividad Investigadora, Jun. 2007

2. Premios y becas de viaje recibidos por best students papers:

- a. Travel award de MICROSOFT RESEARCH en el ICPP-02. Concedido por best student paper
- b. Student travel grant en el MICRO-32

c. Student travel grant en el ICPP-02

3. Socia Fundadora de la Asociación del Área de Arquitectura y Tecnología de Computadores (SARTECO).

4. Miembro del Instituto de Investigación en Ingeniería de Aragón (I3A, <http://i3a.unizar.es>)

5. Asistencia a Congresos Internacionales:



Barcelona Multicore Workshop (BMW-2008) en Barcelona (Spain), Jun. 2008  
HiPEAC-08 en Goteborg (Sweden), Jan. 2008  
ICCF-06 en Ischia (Italy), May. 2006  
MICRO-38 en Barcelona (Spain), Nov. 2005  
ACACES-05 en L'Aquila (Italy), July 2005  
HPCA-10 en Madrid (Spain), Feb. 2004  
ICPP-31 en Vancouver B.C. (Canadá), Aug. 2002  
MICRO-32 en Haifa (Israel), Nov. 1999. 1. Valoración positiva de un tramo de investigación otorgado por la Comisión Nacional Evaluadora de la Actividad Investigadora, Jun. 2007  
2. Premios y becas de viaje recibidos por best students papers:  
a. Travel award de MICROSOFT RESEARCH en el ICPP-02. Concedido por best student paper  
b. Student travel grant en el MICRO-32  
c. Student travel grant en el ICPP-02  
3. Socia Fundadora de la Asociación del Área de Arquitectura y Tecnología de Computadores (SARTECO).  
4. Miembro del Instituto de Investigación en Ingeniería de Aragón (I3A, <http://i3a.unizar.es>)  
5. Asistencia a Congresos Internacionales:  
Barcelona Multicore Workshop (BMW-2008) en Barcelona (Spain), Jun. 2008  
HiPEAC-08 en Goteborg (Sweden), Jan. 2008  
ICCF-06 en Ischia (Italy), May. 2006  
MICRO-38 en Barcelona (Spain), Nov. 2005  
ACACES-05 en L'Aquila (Italy), July 2005  
HPCA-10 en Madrid (Spain), Feb. 2004  
ICPP-31 en Vancouver B.C. (Canadá), Aug. 2002  
MICRO-32 en Haifa (Israel), Nov. 1999

**Fecha de concesión:** 02/10/2009