

Parte A. DATOS PERSONALES

Fecha del CVA 31/10/2025

Nombre y apellidos	Juan Carlos Sáez Alcaide		
Núm. identificación del investigador	Código Orcid	0000-0003-1343-7108	Researcher ID

A.1. Situación profesional actual

Organismo	Universidad Complutense de Madrid		
Dpto./Centro	Dpto. Arquitectura de Computadores y Automática/ Facultad de Informática		
Dirección	Calle Profesor José García Santesmases, 9, 28040 Madrid		
Teléfono	913944625	correo electrónico	jcsaezal@ucm.es
Categoría profesional	Profesor Titular de Universidad	Fecha inicio	24/02/2020
Espec. cód. UNESCO	330406		
Palabras clave	Informática, Arquitectura de Ordenadores, Sistemas Operativos		

A.2. Formación académica (título, institución, fecha)

Licenciatura/Grado/Doctorado	Universidad	Año
Doctorado en Informática	Universidad Complutense de Madrid	2011
Master de Investigación en Informática	Universidad Complutense de Madrid	2007
Ingeniería Informática	Universidad Complutense de Madrid	2006

Parte B. RESUMEN LIBRE DEL CURRÍCULUM

Juan Carlos Sáez finalizó sus estudios en Ingeniería Informática en 2006, y de Máster en 2007, ambos en la Universidad Complutense de Madrid (UCM). En 2011 obtuvo el grado de doctor por la misma universidad, con una tesis que recibió el Premio Extraordinario de Doctorado de la UCM y que fue financiada mediante una beca FPU MEC. Tras ocupar diversos puestos docentes desde 2011, fue nombrado Profesor Titular de Universidad en la UCM en 2020, plaza que ostenta actualmente, y a la que accedió mediante un proceso de promoción basado en méritos internacionales especiales.

Desde 2007 es miembro del grupo de investigación ArTeCS de la UCM. Además ejerció como representante en la UCM de la asociación internacional USENIX desde febrero de 2013 a enero de 2025, fecha en la cual USENIX finalizó su programa *Campus Representatives*. Dentro de ArTeCS, ha participado activamente en nueve proyectos de investigación competitivos, ocho de ellos financiados con fondos nacionales o regionales, y otro con fondos de la Unión Europea. Es investigador principal (co-IP) del proyecto de investigación nacional más reciente en el que participa.

Su trayectoria investigadora se ha centrado en aspectos como la planificación de procesos e hilos a nivel de sistema operativo y de runtime system, la mejora de la sinergia entre el software de sistema y la arquitectura, la explotación del soporte hardware para la monitorización del rendimiento y la gestión de recursos, así como en la computación de altas prestaciones. Actualmente, su investigación se focaliza en la optimización del software de sistema y la gestión de recursos en arquitecturas multinúcleo emergentes. Sus contribuciones científicas más relevantes son:

(i) Sus publicaciones en coautoría sobre planificación para procesadores multinúcleo asimétricos constituyen los trabajos más influyentes de su carrera, comprendiendo artículos en revistas y congresos de alto impacto entre 2009 y 2023. Muchos de estos trabajos se realizaron en colaboración estratégica con grupos de investigación internacionales de Intel Labs (EE. UU.), la Simon Fraser University – SFU (Canadá) y la Universidad Nacional de la Plata (Argentina). Destaca especialmente su trabajo seminal de 2009 sobre esta temática publicado en *Operating Systems Review*, que cuenta con más de 340 citas según Google Scholar. También es de especial relevancia su artículo en *Transactions on Computers* (TC) de 2018 (véase la Sección C1 del CV), que utilizó un prototipo de investigación propietario cedido por Intel, artículo que fue seleccionado como trabajo destacado del mes en el número de noviembre de 2018 de dicha revista.

(ii) En el ámbito más técnico, su contribución más significativa a la comunidad científica es el diseño y desarrollo de la herramienta de código abierto PMCTrack (<https://github.com/jcsaezal/pmctrack>) que permite el acceso al hardware de monitorización del rendimiento y gestión de recursos desde el

kernel Linux. Tras la creación del nuevo subsistema PMCSched de PMCTrack en 2023, esta herramienta permite también la creación de extensiones de gestión de recursos a nivel de sistema operativo. PMCTrack ha sido una herramienta clave en varios de sus artículos científicos de alto impacto (por ejemplo, TPDS'23, TC'18 o JPDC'17, mencionados más adelante en el CV), y ha sido utilizada por investigadores de distintos países para la elaboración de artículos, así como tesis doctorales y de máster.

(iii) También es de especial relevancia su investigación más reciente sobre la contención de recursos compartidos en sistemas multinúcleo, que ha constituido el núcleo temático de las dos últimas tesis doctorales que ha dirigido. Sus artículos en coautoría publicados entre 2019 y 2023 en revistas y congresos de prestigio —como *TPDS'23*, *TC'22* o *ICPP'19* (véanse las secciones C.1-C.2)— proponen técnicas innovadoras de particionado de caché y estrategias eficientes en el sistema operativo para mitigar los efectos de la contención.

Juan Carlos Sáez ha dirigido tres tesis doctorales, la última de ellas defendida en junio de 2025. Su productividad científica en publicaciones de alto impacto ha sido constante a lo largo de su carrera, con más de 30 artículos de investigación publicados en revistas y congresos internacionales con proceso de revisión por pares. De ellos, 14 están publicados en revistas JCR: 6 en el primer cuartil (Q1) y 5 en el segundo (Q2). Entre las publicaciones en congresos se incluyen 2 en clase 1 y 4 en clase 2 según el ranking GGS Conference Ranking. Ha obtenido una evaluación positiva en tres tramos de investigación (sexenios) de tres posibles. Su índice h es 15 (13), con un total de 1593 (836) citas recibidas, según Google Scholar (Scopus).

Sus colaboraciones internacionales arriba mencionadas se complementan con estancias de investigación en la SFU (Canadá) —en 2008 y 2010— y en la UNLP (Argentina) en 2016. Esta última estancia posdoctoral fue financiada por el programa de becas del Banco Santander para jóvenes investigadores, destinado a fomentar la colaboración con universidades latinoamericanas. También ha actuado como revisor en revistas y congresos internacionales de primer nivel, como *TPDS*, *TC*, *JPDC*, *PPoPP* o *MICRO Symposium*. Además de sus 15 años de experiencia docente en la UCM, ha impartido cursos de máster en la UNLP, así como cursos de formación sobre Linux para instituciones como el Instituto de Astrofísica de Canarias.

En cuanto a la transferencia tecnológica, ha participado como investigador en cuatro contratos con empresas y organizaciones españolas e internacionales, entre ellas Imagination Technologies o Indra. Al inicio de su carrera, también trabajó como ingeniero de software para Indra Sistemas, desarrollando software para radares de control del tráfico aéreo.

Parte C. MÉRITOS MÁS RELEVANTES (ordenados por tipología)

C.1. Publicaciones en revistas (10 más relevantes, indicando Citas de Google Scholar (CGS))

1. C. Bilbao, J.C. Saez, M. Prieto-Matias: *Divide & Content: A Fair OS-Level Resource Manager for Contention Balancing on NUMA Multicores*. IEEE Transactions on Parallel and Distributed Systems, 34(11): 2928-2945 (2023). DOI: 10.1109/TPDS.2023.3309999. CGS: 3
2. C. Bilbao, J.C. Saez, M. Prieto-Matias: *Flexible system software scheduling for asymmetric multicore systems with PMCSched: A case for Intel Alder Lake*. Concurrency and Computation: Practice and Experience, 35 (25): e7814 (2023). DOI: 10.1002/cpe.7814. CGS: 14
3. J.C. Saez, F. Castro, G. Fanizzi, M. Prieto-Matias: *LFOC+: A Fair OS-Level Cache-Clustering Policy for Commodity Multicore Systems*. IEEE Transactions on Computers, 71 (8): 1952-1967 (2022). DOI: 10.1109/TC.2021.3112970. CGS: 14
4. A. Garcia-Garcia, J.C. Saez, J.L. Risco, M. Prieto-Matias: *PBBCache: an open-source parallel simulator for rapid prototyping and evaluation of cache-partitioning and cache-clustering policies*. J of Computat. Science, 42: 101102 (2020). DOI: 10.1016/j.jocs.2020.101102. CGS: 11
5. A. Garcia-Garcia, J.C. Saez, M. Prieto-Matias: *Contention-aware fair scheduling for asymmetric Single-ISA multicore systems*. IEEE Transactions on Computers, 67 (12): 1703-1719 (2018). DOI: 10.1109/TC.2018.2836418. CGS: 40
6. J.C. Saez, A. Pousa, F. Castro, D. Chaver, M. Prieto-Matias: *Towards completely fair scheduling on asymmetric single-ISA multicore processors*. Journal of Parallel and Distributed Computing, 102: 115-131 (2017). DOI: 10.1016/j.jpdc.2016.12.011. CGS: 35

7. J.C. Saez, A. Pousa, R. Rodriguez-Rodriguez, F. Castro, M. Prieto-Matias: *PMCTrack: Delivering performance monitoring counter support to the OS scheduler*. Computer Journal, 60 (1): 60-85 (2017). DOI: 10.1093/comjnl/bxw065. CGS: 47
8. S. Zhuravlev, J.C. Saez, S. Blagodurov, A. Fedorova, M. Prieto: *Survey of Scheduling Techniques for Addressing Shared Resources in Multicore Processors*. ACM Computing Surveys, 45(1). Art. 4: 1-28 (2012). DOI: 10.1145/2379776.2379780. CGS: 240
9. J.C. Saez, A. Fedorova, D. Koufaty, M. Prieto: *Leveraging core specialization via os scheduling to improve performance on asymmetric multicore systems*. ACM Transactions on Computer Systems, 30(2). Art. 6: 1-38 (2012). DOI: 10.1145/2166879.2166880. CGS: 64
10. A. Fedorova, J.C. Saez, D. Sheleпов, M. Prieto: *Maximizing power efficiency with asymmetric multicore systems*. Commun. ACM 52(12): 48-57 (2009). DOI: 10.1145/1610252.1610270. GSC: 104

C.2. Publicaciones en congresos (10 más relevantes, indicando Citas de Google Scholar (CGS))

1. J. Rubio, C. Bilbao, J.C. Saez, M. Prieto-Matias: *Exploiting Elasticity via OS-Runtime Cooperation to Improve CPU Utilization in Multicore Systems*. Proc. Of Euromicro PDP '24: 35–43 (2024). DOI: 10.1109/PDP62718.2024.00014. CGS: 4
2. J.C. Saez, M. Prieto-Matias: *Evaluation of the Intel thread director technology on an Alder Lake processor*. Proc. of APSys '22: 61–67 (2022). DOI: 10.1145/3546591.3547532. CGS.: 18
3. J.C. Saez, F. Castro, M. Prieto-Matias: *Enabling Performance Portability of Data-Parallel OpenMP Applications on Asymmetric Multicore Processors*. Proc. of ICPP '20: 51:1–51:10 (2020). DOI: doi/10.1145/3404397.3404441. CGS: 16
4. A. Garcia-Garcia, J.C. Saez, F. Castro, M. Prieto-Matias: *LFOC: A Lightweight Fairness-Oriented Cache Clustering Policy for Commodity Multicores*. Proc. of ICPP '19: 14:1–14:10 (2019). DOI: 10.1145/3337821.3337925.. CGS: 20
5. J.C. Saez, A. Pousa, D. Chaver, M. Prieto: *ACFS: A Completely Fair Scheduler for Asymmetric Single-ISA Multicore Systems*. Proc. of ACM SAC '15: 2027–2032 (2015). DOI: 10.1145/2695664.2695714. CGS: 33
6. J.C. Saez, J. Casas, A. Serrano, R. Rodriguez-Rodriguez, D. Chaver, M. Prieto: *An OS-Oriented Performance Monitoring Tool for Multicore Systems*. Euro-Par 2015: Parallel Processing Workshops: 697–709 (2015). DOI: 10.1007/978-3-319-27308-2_56. CGS: 14
7. J.C. Saez, F. Castro, D. Chaver, M. Prieto: *Delivering Fairness and Priority Enforcement on Asymmetric Multicore Systems via OS Scheduling*. Proc. of SIGMETRICS'13: 343–344 (2013). DOI: 10.1145/2494232.2465532. CGS: 10
8. J.C. Saez, A. Fedorova, M. Prieto, H. Vegas: *Operating System Support for Mitigating Software Scalability Bottlenecks on Asymmetric Multicore Processors*. Proc. of ACM CF '10: 31–40 (2010). DOI: 10.1145/1787275.1787281. CGS: 38
9. J.C. Saez, M. Prieto, A. Fedorova, S. Blagodurov: *A Comprehensive Scheduler for Asymmetric Multicore Syst.* Proc. of EuroSys '10: 139–152 (2010). DOI: 10.1145/1755913.1755929. CGS: 189
10. J.C. Saez, J.I. Gomez, M. Prieto: *Improving priority enforcement via non-work-conserving scheduling*. Proc. of ICPP '08: 99–106 (2008). DOI: 10.1109/ICPP.2008.38. CGS: 11

C.3. Proyectos

Nombre proyecto: Software de sistema y herramientas de nueva generación para arquitecturas emergentes (NESTSEARCH)

Entidad financiadora: Ministerio de Ciencia, Innovación y Universidades - PID2024-158311NB-I00

Investigador principal: Carlos García Sánchez y Juan Carlos Sáez Alcaide

Fecha Inicio – Fecha Fin: 01/09/2025 – 31/08/2028 **Participación:** Investigador Principal

Cuantía financiación: 244750€ **Estado:** Activo

Nombre proyecto: Specific Grant Agreement for the development of European Processor and Accelerators based on RISC-V (DARE)

Entidad financiadora: Unión Europea - HORIZON-EUROHPC-JU-2024-DARE-SGA-04-01

Investigador principal: Francisco Igual Peña

Fecha Inicio – Fecha Fin: 01/01/2025 – 31/12/2027

Participación: Equipo investigación

Financiación: 387750€ **Estado:** Activo

Nombre proyecto: Software de Sistema para Arquitecturas y Aplicaciones de Nueva Generación

Entidad financiadora: Ministerio de Ciencia e Innovación - PID2021-126576NB-I00

Investigador principal: Francisco Igual Peña y Carlos García Sánchez

Fecha Inicio – Fecha Fin: 01/09/2022 – 31/04/2026

Participación: Equipo investigación

Cuantía financiación: 178233€

Estado: Activo

Nombre proyecto: Heterogeneidad y Especialización en la era post-Moore

Entidad financiadora: Ministerio de Ciencia, Innovación y Univ. - RTI2018-093684-B-I00

Investigador principal: Manuel Prieto Matías y Luis Piñuel Moreno

Fecha Inicio – Fecha Fin: 01/01/2019 – 31/12/2021

Participación: Equipo investigación

Cuantía financiación: 248700€

Estado: Finalizado

Nombre proyecto: CABAHLA-CM. ConvergencIA Big dAta-Hpc: de Los sensores a las Aplicaciones

Entidad financiadora: Comunidad de Madrid - P2018/TCS-4423

Investigador principal: Francisco Tirado Fernández

Fecha Inicio – Fecha Fin: 01/01/2019 – 31/12/2021

Participación: Equipo investigación **Cuantía**

financiación: 241845€

Estado: Finalizado

Nombre proyecto: Computación Heterogénea Eficiente: Del Procesador Al Datacenter

Entidad financiadora: Ministerio de Economía y Competitividad - TIN2015-65277-R

Investigador principal: Manuel Prieto Matías y Luis Piñuel Moreno

Fecha Inicio – Fecha Fin: 01/01/2016 – 31/12/2019

Participación: Equipo investigación

Cuantía financiación: 307000€

Estado: Finalizado

Nombre proyecto: Arquitecturas y Tecnologías Emergentes. Eficiencia Energética mediante Heterogeneidad

Entidad financiadora: Ministerio de Economía y Competitividad - TIN2012-32180

Investigador principal: Manuel Prieto Matías

Fecha Inicio – Fecha Fin: 01/01/2013 – 30/06/2017

Participación: Equipo investigación

Cuantía financiación: 219620€

Estado: Finalizado

Nombre proyecto: Arquitecturas HW/SW para sistemas de alto rendimiento II

Entidad financiadora: Ministerio de Ciencia e Innovación - TIN 2008-00508

Investigador principal: Francisco Tirado Fernández

Start Date – End Date: 01/01/2009 – 31/12/2013

Participación: Equipo investigación

Cuantía financiación: 1006000€

Estado: Finalizado

Nombre proyecto: Arquitecturas HW/SW para sistemas de alto rendimiento I

Entidad financiadora: Ministerio de Educación y Ciencia - TIN 2005-05619

Investigador principal: Francisco Tirado Fernández

Fecha Inicio – Fecha Fin: 31/12/2005 – 31/12/2008

Participación: Equipo investigación

Cuantía financiación: 501.000€

Estado: Finalizado

C.4. Contratos

Nombre proyecto: Sistemas Empotrados Linux **Participación:** Equipo investigación

Entidad financiadora: Instituto Astrofísico de Canarias (Art. 83 LOU) **Cuantía:** 13067.40 €

Investigador principal: Luis Piñuel Moreno **Fecha Inicio – Fecha Fin:** 18/02/2022 – 18/08/2022

Nombre proyecto: Development of MIPSfpga V2.0 **Participación:** Equipo investigación

Entidad financiadora: Imagination Technologies Limited (Art. 83 LOU) **Cuantía:** 4000 €

Investigador principal: Daniel Chaver Martínez **Fecha Inicio – Fecha Fin:** 14/11/2016 – 14/05/2017

Nombre proyecto: Desarrollo de un Servidor FTP y Stack TCP/IP Optimizados para la Placa TIP-SRI

Entidad financiadora: Indra Sistemas S.A. (Art. 83 LOU) **Cuantía:** 34113.12 €

Investigador principal: Luis Piñuel Moreno **Participación:** Equipo investigación

Fecha Inicio – Fecha Fin: 13/04/2012 – 20/12/2012

Nombre proyecto: Operating System Scheduling for Heterogeneous Multicore Systems

Entidad financiadora: Sun Microsystems / Canada's NSERC **Cuantía:** 142675 CAD\$

Investigador principal: Alexandra Fedorova **Participación:** Equipo investigación

Fecha Inicio – Fecha Fin: 17/03/2008 – 16/03/2010