



---

# Comisión Interministerial de Ciencia y Tecnología

---

## Curriculum vitae

Nombre: Paula López Martínez

Fecha: 6 de Marzo de 2024

## DATOS PERSONALES

---

Apellidos: López Martínez

Nombre: Paula

---

## SITUACIÓN PROFESIONAL ACTUAL

Organismo: Universidad de Santiago de Compostela  
Facultad: Escuela Técnica superior de Ingeniería (ETSE)  
Depto.: Electrónica y Computación

Especialización (Códigos UNESCO): 330793, 330703, 330714, 330719, 220990, 22030, 220308

Categoría profesional: Profesora Titular

Fecha de inicio: 25 Noviembre 2016

Situación administrativa

Plantilla

Dedicación A tiempo completo

---

## LÍNEAS DE INVESTIGACIÓN

Diseño microelectrónico, sensores CMOS, diseño de circuitos integrados, tecnología electrónica.  
Procesado de señal e imágenes

---

## FORMACIÓN ACADÉMICA

Titulación Superior Fecha	Centro	
Licenciatura en Física	Universidad de Santiago de Compostela (USC)	18 agosto 1997
Licenciatura en Física con Grado	USC	Julio 1998

  

Doctorado	Centro	Fecha
Doctorado en Física	Universidad de Santiago de Compostela (USC)	24 abril 2003
Doctorado Europeo en Física	USC	24 abril 2003

## ACTIVIDADES ANTERIORES DE CARÁCTER CIENTÍFICO PROFESIONAL

Puesto	Institución	Fechas
Beca Colaboración MEC	Departamento de Electrónica y Computación de la USC	Curso 96-97
Becaria en prácticas	Coremain SA	01/08/1997 al 31/10/1997
Beca Colaboración USC	Vicerrectorado de Investigación y Tercer Ciclo de la USC	Junio-Diciembre 1998
Becaria FPU	Departamento de Electrónica y Computación de la USC	1999-2002
Becaria Postdoctoral MEC	Fraunhofer Institute for Integrated Circuits	1-06-03 al 30-09-2004
Investigadora Programa Isidro Parga Pondal de la Xunta de Galicia	Dpto. de Electrónica y Computación de la USC	1-10-2004 al 29-12-2009
Investigador invitado	Fraunhofer Institute for Integrated Circuits	1-10-04 al 31-12-04
Investigador invitado	Fraunhofer Institute for Integrated Circuits	1-5-06 al 1-10-06
Investigador invitado	Fraunhofer Institute for Integrated Circuits	22-5-07 al 22-7-07
Profesora Contratada Doctora	Universidad de Santiago de Compostela	30/12/2009 al 24/11/2016

### Idiomas (R = regular, B = bien, C = correctamente)

Idioma	Habla	Lee	Escribe
Inglés	C	C	C
Alemán	C	C	C
Gallego	C	C	C

## PARTICIPACIÓN EN PROYECTOS DE INVESTIGACIÓN (por orden cronológico inverso)

---

TÍTULO : Cátedra Televés en Diseño Microelectrónico

**IP: LOPEZ MARTINEZ, PAULA**

Entidad Financiadora: Secretaría de Estado de Telecomunicaciones e Infraestructuras Digitales del Ministerio de Asuntos Económicos y Transformación Digital

Dotación: 1.872.298,00 €

Duración: 02/2024 – 30/06/2027

Estado: Concedida. Resolución provisional, [https://portalayudas.mineco.gob.es/catedras-chip/Concesion/Documents/Catedras\\_ConvAyudas.pdf](https://portalayudas.mineco.gob.es/catedras-chip/Concesion/Documents/Catedras_ConvAyudas.pdf) .

TÍTULO : Inteligencia Artificial en el borde: soluciones embebidas de bajo consumo de potencia – GENERACIÓN DE CONOCIMIENTO 2021 – Proyectos investigación orientada (2021-PN162)

Ref.PID2021-128009OB-C32

**IP: LOPEZ MARTINEZ, PAULA**

Entidad Financiadora: AEI – Agencia Estatal de Investigación

Dotación: 186.945,00 €

Duración: 01/09/2022 31/08/2025

TÍTULO: Unidad de Gestión de la Energía de Propósito General para Múltiples Fuentes de Recolección de Energía del Ambiente.

**INVESTIGADORA PRINCIPAL: Paula López Martínez**

Entidad Financiadora: PROYECTOS DE «PRUEBA DE CONCEPTO». PLAN ESTATAL DE INVESTIGACIÓN CIENTÍFICA Y TÉCNICA Y DE INNOVACIÓN 2021-2023. CONVOCATORIA 2022.

Ref. PDC2022-133933-C32.

Duración: 01/12/2022 a 31/12/2024

Dotación: 57.500,00€.

TÍTULO: “Smart Power for IoT”

**INVESTIGADORA PRINCIPAL: Paula López Martínez**

Entidad Financiadora: Programa de valorización Acelerador de Transferencia de la USC

Dotación: 35.000 euros.

TÍTULO DEL PROYECTO: European Training Network (ETN) on Multimodal Environmental Exploration Systems – Novel Technologies (MENLAOS\_NT) (2019-PIO40).

ENTIDAD FINANCIADORA: Unión Europea. Horizon 2020.

REFERENCIA: Ref. 860370.

Cuantía: 419.729, 76 €

Duración: desde 01/01/2020 hasta 31/12/2023

Estado: Concedido. Fecha de resolución provisional:

**INVESTIGADOR PRINCIPAL: Paula López Martínez**

TÍTULO: Multispectral intelligent vision system with embedded low-power neural computing (MISEL) (2020-PI044). Ref.101016734

IP: BREA SANCHEZ, VICTOR MANUEL

Entidad Financiadora: Horizon 2020

Dotación: 653.301,25 €

Duración: 01/01/2021 31/12/2024

TÍTULO DEL PROYECTO: ELBA: Establishment of training and research centers and courses development on Intelligent Big Data Analysis (2019-PIO96)

ENTIDAD FINANCIADORA: Erasmus+(2014-2020)

REFERENCIA: Ref. 610170-EPP-1-2019-1-ES-EPPKA2-KA-CBHE-JP

Cuantía: 16.577,00

Duración: desde 15/11/2019 al 14/11/2022

Estado: Concedido. Fecha de resolución provisional:

INVESTIGADOR PRINCIPAL: D. Losada

TÍTULO DEL PROYECTO: Sensores CMOS de Visión, Gestión de Energía y Seguimiento de Objetos sobre GPUs empotradas

ENTIDAD FINANCIADORA: Ministerio de Ciencia Innovación y Universidades

REFERENCIA: RTI2018-097088-B-C32

Cuantía: 81.796,00 €

Estado: Concedido. Fecha de resolución provisional: 26/04/2019

**INVESTIGADOR PRINCIPAL: Víctor M. Brea y Paula López Martínez**

---

TÍTULO DEL PROYECTO: Sistemas de visión integrados para la extracción de características, con recolección y gestión energética on-chip para plataformas móviles no tripuladas

ENTIDAD FINANCIADORA: Ministerio de Economía y Competitividad

REFERENCIA: TEC2015-66878-C3-3-R

DURACIÓN DESDE: 01/01/2016 HASTA: 31/12/2018

DOTACIÓN: 171.578,00 €

**INVESTIGADOR PRINCIPAL: Paula López Martínez**

---

TÍTULO DEL PROYECTO: SARELA: sistema autoalimentado con recolección ambiental de energía termoeléctrica y fotovoltaica

ENTIDAD FINANCIADORA: Consellería de Cultura, Educación e Ordenación Universitaria

DURACIÓN DESDE: 16/10/2013 HASTA: 07/08/2016

DOTACIÓN: 98.000 €

**INVESTIGADOR PRINCIPAL: Paula López Martínez**

---

TÍTULO DEL PROYECTO: MONDEGO: monitorización y vigilancia mediante dispositivos de visión integrados y de bajo consumo de potencia

ENTIDAD FINANCIADORA: Proyectos de Investigación Fundamental no Orientada, Ministerio de Ciencia e Innovación (MICINN), TEC2012-38921-C02

DURACIÓN DESDE: 01/01/2013 HASTA: 31/12/2015

INVESTIGADOR PRINCIPAL: Víctor M. Brea Sánchez

---

TÍTULO DEL PROYECTO: Modelado de píxeles en tecnologías CMOS sub-100nm  
ENTIDAD FINANCIADORA: Ministerio de Ciencia e Innovación. Convocatoria de Proyectos de Investigación fundamental no orientada. Ref.: (TEC2009-12686). Fecha de resolución: 24 Julio 2009  
DURACIÓN DESDE: 01/01/2010 HASTA: 31/12/2012  
**INVESTIGADOR PRINCIPAL: la solicitante, Paula López Martínez**

---

TÍTULO DEL PROYECTO: Introducción práctica a la Electrónica de las Comunicaciones  
ENTIDAD FINANCIADORA: Fundación Española para la Ciencia y la Tecnología (FECYT).  
DURACIÓN, DESDE: 21/04/08 HASTA: 31/07/08  
**INVESTIGADOR PRINCIPAL: la solicitante, Paula López Martínez**

---

TÍTULO DEL PROYECTO: Integración de gap-filler para televisión en movilidad DVB-H  
ENTIDAD FINANCIADORA: Xunta de Galicia. Ayudas para el fomento de la innovación empresarial (Subvenciones para la realización de estudios de viabilidad)  
DURACIÓN, DESDE: 27/10/2008 HASTA: 31/12/2010  
**INVESTIGADOR PRINCIPAL: la solicitante, Paula López Martínez**

---

TÍTULO: LaserPET: Plataforma de I+D para la producción de fármacos para imagen médica PET mediante aceleración Láser  
ENTIDAD FINANCIADORA: Ministerio de Economía y Competitividad (MINECO)  
DURACIÓN, desde: 14/10/2013 hasta: 31/12/2015  
CUANTÍA: 5.380.050,00 euros  
IP: José F. Benlliure Anaya (Departamento de Física de Partículas, Facultad de Física, USC)  
Número de investigadores participantes: 15

Título: *Detectores de propiedades con invarianza a cambios de escala y rotaciones en tecnologías CMOS-3D para sistemas de visión de bajo consumo de potencia.*  
Código: 10PXIB206037PR  
Investigador Principal: Víctor Manuel Brea Sánchez  
Entidad Financiadora: Dirección Xeral de I+D+i. Consellería de Innovación e Industria.  
Duración: 10/08/2010 - 30/09/2013  
Importe Concedido: 74.732,00 €.

TÍTULO: Consolidación e estructuración de unidades de investigación. Grupos de potencial crecimiento GI-1637 - Visión Artificial  
ENTIDAD: Consellería de Cultura, Educación e Ordenación Universitaria  
Investigador principal: Diego Cabello Ferrer  
ÁMBITO: Autonómico  
DURACIÓN: 15/08/2013 al 14/08/2015  
REFERENCIA: GPC2013/040  
CUANTÍA: 70.000 euros

TÍTULO: Consolidación e estructuración de unidades de investigación. Agrupación estratégica CITIUS.  
ENTIDAD: Consellería de Educación- Programa general de consolidación y estructuración del sistema gallego de I+D

Investigador principal: Francisco González García  
ÁMBITO: Autonómico  
DURACIÓN: 01/01/2009 al 31/12/2011  
CUANTÍA: 750.000 euros

Título: *Axuda para a Consolidación e Estruturação de Unidades de Investigación Competitiva do Sistema Galego de I+D+i.*

Código: IN845B-2010/032 (Anualidad 2010)

Investigador principal: Diego Cabello Ferrer

Organismo: Consellería de Innovación e Industria, Xunta de Galicia.

Cantidad concedida: 22.400,00 €

TÍTULO: Consolidación e estruturação de unidades de investigación competitivas - Agrupacións estratéxicas CITIUS.

ENTIDAD: Consellería de Cultura, Educación e Ordenación universitaria

Investigador Principal: Paulo Félix Lamas

ÁMBITO: Autonómico

DURACIÓN: 17/06/2012 al 31/12/2014

CUANTÍA: 500.000 euros

TÍTULO: CITIUS – Agrupacións estratéxicas 2016 (2016-PG014)

ENTIDAD: Consellería de Cultura, Educación e Ordenación universitaria

Investigador Principal: Paulo Félix Lamas

ÁMBITO: Autonómico

Ref.: ED431G/08

DURACIÓN: 01/01/2016 al 30/11/2019

CUANTÍA: 1.400.000 euros

TÍTULO DEL PROYECTO: ADAPTA: Tecnologías de funciones de protección lateral, inteligentes y adaptativas

ENTIDAD FINANCIADORA: CDTI (Programa CENIT)

DURACIÓN, DESDE: 01/01/2008 HASTA: 31/12/2011

CUANTÍA: 130.500,00 €

INVESTIGADOR PRINCIPAL: Dalphi Metal España, S.A.

---

Título: *Axuda para a Consolidación e Estruturação de Unidades de Investigación Competitiva do Sistema Galego de I+D+i.*

Código: INCITE09E1R206055ES

Año: 2009

Organismo: Consellería de Innovación e Industria, Xunta de Galicia.

Cantidad concedida: 28.000,00 €

---

Título: *Axuda para a Consolidación e Estruturação de Unidades de Investigación Competitiva do Sistema Galego de I+D+i.*

Código: INCITE08ENA206039ES

Año: 2008

Organismo: Consellería de Innovación e Industria, Xunta de Galicia.

Cantidad concedida: 28.000,00 €

---

TÍTULO DEL PROYECTO: BIOPAR: Diseño biométrico basado en patrón de retina

ENTIDAD FINANCIADORA: Xunta de Galicia. Ref: PGIDIT06TIC10502PR

DURACIÓN, DESDE: 31/10/2006 HASTA: 30/10/2009

INVESTIGADOR RESPONSABLE: David L. Vilariño

---



## PUBLICACIONES (por orden cronológico)

---

( CLAVE: L = libro completo, CL = capítulo de libro, A = artículo, R = "review", E = editor,  
S = Documento Científico-Técnico restringido. )

---

[A1]

Autores (p.o. de firma): **P. López**, D.L. Vilariño, V.M. Brea y D. Cabello

Título: Robustness Oriented Design Tool for Multilayer DTCNN Applications

Ref. revista : Internacional Journal of Circuit Theory and Applications

Clave: A Volumen: 30 Páginas, inicial: 195 final: 210 Fecha: Marzo 2002

ASPECTOS MÁS RELEVANTES:

DOI: 10.1002/cta.196

Esta revista está en el **segundo cuartil (posición 86 de 203) del JCR** en su año de publicación, 2002, al ordenar las revistas por su índice de impacto en la categoría de 'Ingeniería Eléctrica y Electrónica'. Su índice de impacto es del 0.69. N° de citas recibidas según la base de datos Scopus: 4

---

[A2]

Autores (p.o. de firma): **P. López**, Luc van Kempen, H. Sahli and D. Cabello

Título: Improved Thermal Analysis of Buried Landmines

Ref. revista: IEEE Transactions on Geoscience and Remote Sensing

Clave: A Volumen: 42 Páginas, inicial: 1965 final: 1975 Fecha: Septiembre 2004

ASPECTOS MÁS RELEVANTES:

DOI: [10.1109/TGRS.2004.831884](https://doi.org/10.1109/TGRS.2004.831884)

Esta revista está en el **primer cuartil (posición 42 de 209) del JCR** en su año de publicación, 2004, al ordenar las revistas por su índice de impacto en la categoría de 'Ingeniería Eléctrica y Electrónica'. Su índice de impacto es del 1.467. N° de citas recibidas según la base de datos Scopus: 9

---

[A3]

Autores (p.o. de firma): **P. López**, J. Hauer, B. Blanco-Filgueira, D. Cabello

Título: A dc I-V model for short-channel polygonal enclosed-layout transistors

Ref. revista: International Journal on Circuit Theory and Applications

Clave: A Volumen: 37 Páginas, inicial: 163 final: 177 Fecha: Marzo 2009

ASPECTOS MÁS RELEVANTES:

DOI: [10.1002/cta.537](https://doi.org/10.1002/cta.537)

Factor de impacto JCR 2009: 2.011. Posición relativa en la categoría de "Ingeniería Eléctrica y Electrónica": 41 de 246 (**primer cuartil**).

---

[A4]

Autores (p.o. de firma): **P. López**, F. Pardo, H. Sahli and D. Cabello

Título: Non-destructive Soil Inspection using an Efficient 3D Software-Hardware Heat Equation Solver

Ref. revista: Inverse Problems in Science and Engineering

Clave: A Volumen: 17, Núm: 6 Páginas, inicial: 755 final: 775 Fecha: Septiembre 2009

ASPECTOS MÁS RELEVANTES:

DOI: 10.1080/17415970802528148

Factor de impacto JCR 2009: 0.692. Posición relativa en la categoría de "Ingeniería, Multidisciplinaria": 40/79. **(segundo cuartil)**

---

[A5]

Autores (p.o. de firma): **P. López**, J. Hauer, B. Blanco-Filgueira and D. Cabello

Título: Analytical model of short-channel gate enclosed transistors using Green functions

Ref. revista: Solid-State Electronics

Clave: A Volume: 53, Núm.: 5 Páginas, inicial: 514 final: 519 Fecha: Mayo 2009

ASPECTOS MÁS RELEVANTES:

DOI: [10.1016/j.sse.2009.01.018](https://doi.org/10.1016/j.sse.2009.01.018)

Factor de impacto JCR 2009: 1.494. Posición relativa en la categoría de "Ingeniería Eléctrica y Electrónica": 73/246, **segundo cuartil.**

[A6]

Autores (p.o. de firma): F. Pardo, **P. López**, D. Cabello and M. Balsi

Título: Efficient Software-Hardware 3D Heat Equation Solver with applications on the Non Destructive Evaluation of Minefields

Ref. revista: Computers & Geoscience

Clave: A Volume: 35 Páginas, inicial: 2239 final: 2249 Fecha: 2009

ASPECTOS MÁS RELEVANTES: Factor de impacto JCR 2009: 1.142. Posición relativa en la categoría de "Ciencias de Computación, aplicaciones interdisciplinarias": 56/95. **Tercer cuartil.**

DOI:10.1016/j.cageo.2009.03.003.

[A7]

AUTORES (p.o. de firma): **P. López**, B. Blanco-Filgueira, D. Cabello and J. Hauer

TÍTULO: A 2D model for radiation-hard CMOS annular transistors

REF. REVISTA: Semiconductor Science and Technology

CLAVE: A Volumen: 24 Páginas: 125009 (6pp) Fecha: Noviembre 2009

ASPECTOS MÁS RELEVANTES (\*\*):

Doi: [10.1088/0268-1242/24/12/125009](https://doi.org/10.1088/0268-1242/24/12/125009).

Factor de impacto JCR 2009: 1.253. Posición relativa en la categoría de "Ingeniería Eléctrica y Electrónica": 93/246. **Segundo cuartil.**

[A8]

AUTORES: F. Pardo, **P. López**, D. Cabello, M. Balsi,

TÍTULO: FPGA Computation of the 3D heat equation

REVISTA: Computational Geosciences

CLAVE: A Volumen: 14 Páginas, inicial: 649 final: 664 Fecha: 2010

DOI 10.1007/s10596-009-9177-3

ASPECTOS MÁS RELEVANTES: Índice de impacto JCR 2010:1.056. Posición 101 de 167. **Tercer cuartil.**

[A9]

AUTORES: B. Blanco-Filgueira, **P. López**, Juan B. Roldán,  
TÍTULO: Analytical modelling of size effects on the lateral photoresponse of CMOS photodiodes  
REVISTA: Solid State Electronics  
CLAVE: A Volumen: 73 Páginas, inicial: 15 final: 20 Fecha: 2012  
DOI: [10.1016/j.sse.2012.02.006](https://doi.org/10.1016/j.sse.2012.02.006)

ASPECTOS MÁS RELEVANTES:

DOI: [10.1016/j.sse.2012.02.006](https://doi.org/10.1016/j.sse.2012.02.006)

Índice de impacto JCR 2012:1.482. Posición relativa: 88/243 (segundo cuartil). **Segundo cuartil.**

[A10]

AUTORES: B. Blanco-Filgueira, **P. López**, Juan B. Roldán,  
TÍTULO: A Verilog-AMS photodiode model including lateral effects  
REVISTA: Microelectronics Journal  
CLAVE: A Volumen: 43 Páginas, inicial: 980 final: 984 Fecha: 2012

ASPECTOS MÁS RELEVANTES:

DOI: [10.1016/j.mejo.2012.09.001](https://doi.org/10.1016/j.mejo.2012.09.001)

Índice de impacto JCR 2012: 0.912; Posición 144 de 243. **Tercer cuartil**

[A11]

AUTORES: B. Blanco-Filgueira, **P. López**, Juan B. Roldán,  
TÍTULO: Experimental characterization of peripheral photocurrent in CMOS photodiodes down to 65 nm technology  
REVISTA: Semiconductor Science and Technology  
CLAVE: A Volumen: 28 N°: 4 pp. 045011(7pp) Fecha: 2013

ASPECTOS MÁS RELEVANTES:

DOI: [10.1088/0268-1242/28/4/045011](https://doi.org/10.1088/0268-1242/28/4/045011)

Índice de impacto JCR 2013: 2.206; Posición: 53 de 248; **Primer cuartil**

[A12]

AUTORES: B. Blanco-Filgueira, **P. López**, Juan B. Roldán,  
TÍTULO: Closed-form and explicit analytical model for crosstalk in CMOS photodiodes  
REVISTA: IEEE Transactions on Electron Devices  
CLAVE: A Volumen: 60 N°: 10 pp. 3459-3464 Fecha: 2013

ASPECTOS MÁS RELEVANTES:

DOI: [10.1109/TED.2013.2276748](https://doi.org/10.1109/TED.2013.2276748)

Índice de impacto JCR 2013: 2.358 (Electrical & Electronic engineering); Posición: 44 de 248; **Primer cuartil**

[A13]

AUTORES: B. Blanco-Filgueira, **P. López**, Juan B. Roldán, Johann Hauer  
TÍTULO: Analytical model for crosstalk in p-nwell photodiodes  
REVISTA: IEEE Transactions on Electron Devices

CLAVE: A Volumen: 62 N°: 2 pp. 580-586 Fecha: 2015

ASPECTOS MÁS RELEVANTES:

DOI: 10.1109/TED.2014.2375345;

Índice de impacto JCR 2015: 2.207 (Electrical & Electronic engineering); Posición: 57 de 257; **Primer cuartil**

[A14]

AUTORES: J. Illade-Quinteiro, **P. López**, Víctor M. Brea, D. Cabello and G. Doménech-Asensi

TÍTULO: Four-Transistor pinned photodiodes in standard CMOS technologies for time-of-flight sensors

REVISTA: Semiconductor Science and Technologies

CLAVE: A Volumen: 30 N°: 4 pp. 045002-045013 Fecha: 2015

ASPECTOS MÁS RELEVANTES:

DOI: [10.1088/0268-1242/30/4/045002](https://doi.org/10.1088/0268-1242/30/4/045002);

Índice de impacto JCR@2015: 2.098 (Electrical & Electronic engineering); Posición: 65/257. **Segundo cuartil**

[A15]

AUTORES: J. Illade-Quinteiro, Víctor M. Brea, **P. López**, D. Cabello and G. Doménech-Asensi

TÍTULO: Distance measurement error in Time-of-Flight sensors due to shot noise

REVISTA: Sensors

CLAVE: A Volumen: 15 N°:3 pp. 4624-4642 Fecha: 2015

ASPECTOS MÁS RELEVANTES:

DOI: 10.3390/s150304624;

Índice de impacto JCR@2015: 2.033 (Instruments and Instrumentation); Posición 12/56. **Primer cuartil**

[A16]

AUTORES: B. Blanco-Filgueira, **P. López**, Juan B. Roldán

TÍTULO: A review on CMOS photodiodes modeling, the role of the peripheral photocurrent

REVISTA: IEEE Transactions on Electron Devices. Special Issue on Solid-State Image Sensors

CLAVE: A Volumen: 63 N°: 1 pp.16-25. Fecha: 2016

ASPECTOS MÁS RELEVANTES:

DOI: 10.1109/TED.2015.2446204;

Índice de impacto JCR 2016: 2.605 (Electrical & Electronic engineering); Posición: 77 de 262; **Segundo cuartil**

[A17]

AUTORES: E. Ferro, **P. López**, V.M. Brea, D. Cabello

TÍTULO: Dynamic Joint Model of Capacitive Charge Pumps and on-chip Photovoltaic Cells for CMOS Micro-Energy Harvesting

REVISTA: International Journal of Circuit Theory and Applications

Volumen: 44; pp. 1874-1894; Fecha: Marzo 2016

DOI: 10.1002/cta.2204

Factor de impacto, JCR 2016: 1.260, (145/262), **Q3 en Eng., Electric & Electronic**

[A18] AUTORES: E. Ferro, V.M. Brea, P. López, D. Cabello  
TÍTULO: Dynamic Model of Switched-Capacitor DC-DC Converters in the Slow-Switching Limit including Charge Reusing  
REVISTA: IEEE Transactions on Power Electronics  
Volumen: 32; Nº: 7, pp.5293-5311; Fecha: 2017  
DOI: [10.1109/TPEL.2016.2607800](https://doi.org/10.1109/TPEL.2016.2607800)  
Factor de impacto, JCR 2017: 6,812, (14/260), primer decil en Eng., Electric & Electronic

[A19]  
AUTORES: D. García-Lesta, D. Cabello, E. Ferro, P. López, V.M. Brea  
TÍTULO: Wireless Sensor Network with Perpetual Motes for Terrestrial Snail Activity Monitoring  
REVISTA: IEEE Sensors Journal  
Volumen: 17, No. 15, pp. 5008-5015; Fecha: 2017  
DOI: [10.1109/JSEN.2017.2718107](https://doi.org/10.1109/JSEN.2017.2718107)  
Factor de impacto, JCR 2017: 2,617, (14/61), Q1 en Instruments & Instrumentation, (88/260), Q2 en Engineering, Electric & Electronic

[A20]  
AUTORES: J. Illade-Quinteiro, P. López, V.M. Brea, D. Cabello  
TÍTULO: Pulsed Time-of-Flight pixel with on-chip 20klux background suppression in standard CMOS technology  
REVISTA: International Journal of Circuit Theory and Applications  
Volumen: 46 pp. 987-1005 Fecha: 2018  
DOI: 10.1002/cta.2426  
Factor de impacto, JCR 2018: 1,554, (172/266), Q3 en Eng., Electric & Electronic

[A21]  
AUTORES: D. García-Lesta, P. López, V.M. Brea, D. Cabello  
TÍTULO: In-Pixel Analog Memories for a Pixel-Based Background Subtraction Algorithm on CMOS Vision Sensors  
REVISTA: International Journal of Circuit Theory and Applications. Special Issue on Computational Image Sensors and Smart Camera Hardware. Special Issue on Computational Image Sensors and Smart Camera Hardware  
Volumen: 46, Nº. 9, 17 pp. ~~1577-1776~~ Fecha: September 2018.  
DOI: 10.1002/cta.2458  
Factor de impacto, JCR 2018: 1,554, (172/266), Q3 en Eng., Electric & Electronic

[A22]  
AUTORES: Ginés Doménech-Asensi, Juan Zapata-Pérez, Ramón Ruiz-Merino, José Alejandro López-Alcantud, José Ángel Díaz-Madrid, Víctor Manuel Brea, Paula López  
TÍTULO: All-Hardware SIFT Implementation for Real-Time VGA Images Feature Extraction,  
REVISTA: Journal of Real-Time Image Processing.  
pp. 1-12; Fecha: 5 Mayo 2018  
Factor de impacto, JCR 2017: 1,574, (148/260), Q3 en Eng., Electric & Electronic  
DOI: <https://doi.org/10.1007/s11554-018-0781-0>

[A23] AUTORES: Esteban Ferro Santiago, Víctor Manuel Brea, Paula López, D. Cabello  
TÍTULO: Micro-energy harvesting system including a PMU and a solar cell on the same substrate with cold start-up from 2.38 nW and input power range up to 10 $\mu$ W using continuous MPPT  
REVISTA: IEEE Transactions on Power Electronics, vol. 34, nº 6, pp. 5105-5116,  
Fecha: 2019  
DOI: [10.1109/TPEL.2018.2877105](https://doi.org/10.1109/TPEL.2018.2877105)  
Factor de impacto, Factor de impacto JCR 2019: 6.373, **Primer cuartil. Primer decil** en Eng., Electric & Electronic

[A24]  
AUTORES: Óscar Pereira-Rial, P. López, J.M. Carrillo, V.M. Brea, D. Cabello  
TÍTULO: Ultra-low power voltage reference circuit for implantable devices in standard CMOS technology  
REVISTA: International Journal of Circuit Theory and Applications vol. 47, Issue: 7, pp. 991-1005.  
Fecha: 2019  
DOI: 10.1002/cta.2643  
Factor de impacto, JCR 2019: 1,581, (174/266), Q3 en Eng., Electric & Electronic

[A25]  
AUTORES: B. Blanco-Filgueira, Daniel García-Lesta, Mauro Fernández-Sanjurjo, Víctor Brea, Paula López  
TÍTULO: Deep Learning-Based Multiple Object Visual Tracking on Embedded System for IoT and Mobile Edge Computing Applications  
REVISTA: IEEE Internet of Things Journal, vol. 6, nº 3, pp.5423-5431, June 2019.  
DOI: 10.1109/JIOT.2019.2902141  
Factor de impacto, JCR 2019: 9.936, Q1 en Eng., Electric & Electronic. Primer cuartil. Primer decil. Posición: 3/156

[A26]  
AUTORES: D. Cabello, E. Ferro, O. Pereira-Rial, B. Martínez-Vázquez, V.M. Brea, J.M. Carrillo and P. López  
TÍTULO: On-Chip Solar Energy Harvester and PMU with Cold Start-Up and Regulated Output Voltage for Biomedical Applications  
REVISTA: IEEE Transactions on Circuits and Systems- I, vol. 67, nº 4, pp. 1103-1114, 2020  
DOI: 10.1109/TCSI.2019.2944252  
Factor de impacto JCR 2020: 3.605. Posición 80/273. Segundo cuartil, Q2 en Engineering, Electrical and Electronic. Posición 80/273

[A27]  
AUTORES: Ó. Pereira-Rial, J.M. Carrillo, P. López, D. Cabello  
TÍTULO: A 0.6 V, ultra-low power, 1060  $\mu$ m<sup>2</sup> self-biased PTAT voltage generator for implantable biomedical devices  
REVISTA: AEU - International Journal of Electronics and Communications, vol. 137, pp. 8, 2021  
DOI: 10.1016/j.aeue.2021.153800  
Factor de impacto JCR 2022: 5.1; Posición: 68/275; Q1 en ENGINEERING, ELECTRICAL & ELECTRONIC.

[A28] AUTORES: Ó. Pereira-Rial, P. López, J.M. Carrillo, Víctor m. Brea, D. Cabello  
TÍTULO: An 11 mA Capacitor-Less LDO with 3.08 nA Quiescent Current and SSF-Based Adaptive Biasing  
REVISTA: IEEE Transactions on Circuits and Systems II, vol. 69, pp. 844-848  
DOI: 10.1109/TCSII.2021.3130674  
Factor de impacto JCR 2021: 3.691; Posición: 100 de 276; T2 y Q2 en ENGINEERING, ELECTRICAL & ELECTRONIC.

[A29]  
AUTORES: Ó. Pereira-Rial, P. López, J.M. Carrillo  
TÍTULO: 0.6-V-VIN 7.0-nA-IQ 0.75-mA-IL CMOS Capacitor-Less LDO for Low-Voltage Micro-Energy-Harvested Supplies  
REVISTA: IEEE Transactions on Circuits and Systems I, vol. 69, pp. 599-608, 2022  
DOI: 10.1109/TCSI.2021.3123057  
Factor de impacto JCR 2021: 4.140; Posición: 87 de 276; T1 y Q2 en ENGINEERING, ELECTRICAL & ELECTRONIC.

[30]  
AUTORES: Zhouyan Qiu, Joaquín Martínez-Sánchez, Víctor Manuel Brea, Paula López, Pedro Arias  
TÍTULO: Low-cost mobile mapping system solution for traffic sign segmentation using Azure Kinect  
REVISTA: International Journal of Applied Earth Observation and Geoinformation, vol.112, 11 pp., 2022  
DOI: 10.1016/j.jag.2022.102895  
Factor de impacto JCR 2021: 7.5, posición 5/33; Q1 en REMOTE SENSING.

[31]  
AUTORES: Faisal Ahmed, Miguel Heredia Conde, Paula López Martínez, Thomas Kerstein and Bernd Buxbaum  
TÍTULO: Pseudo-Passive Time-of-Flight Imaging: Simultaneous Illumination, Communication, and 3D Sensing  
REVISTA: IEEE Sensors Journal, VOL. 22, NO. 21, 1 NOVEMBER 2022, pp. 21218 - 21231  
DOI: 10.1109/JSEN.2022.3208085  
Factor de impacto JCR 2022: 4.3, posición 15 de 63; Q1 en INSTRUMENTS & INSTRUMENTATION

[32]  
AUTORES: Óscar Pereira-Rial; Alessandro Cabrini; Guido Torelli; Paula López; Juan M. Carrillo  
TÍTULO: Ultra-Low-Power Low-Input-Voltage Charge Pump for Micro-Energy Harvesting Applications  
REVISTA: IEEE Transactions on Circuits and Systems- I Regular Papers, Volume: 70, Issue: 1, January 2023  
DOI: [10.1109/TCSI.2022.3217124](https://doi.org/10.1109/TCSI.2022.3217124)  
Factor de impacto JCR 2022: 5.1, posición en 68 de 275, Q1 en ENGINEERING, ELECTRICAL & ELECTRONIC

[33] AUTORES: Faisal Ahmed, Miguel Heredia Conde, Paula López Martínez  
TÍTULO: Kalman Filter-Driven Blind Source Localization for Passive 3D ToF Imaging  
REVISTA: IEEE Sensors Letters, VOL. 7, NO. 10, OCTOBER 2023  
DOI: 10.1109/LSSENS.2023.3309264

Q1@ JCR

[34] AUTORES: Laura Vicente-García, Óscar Pereira-Rial, Paula López  
TÍTULO: Maximum output power point tracking for photovoltaic energy harvesting systems: Mathematical model and circuit implementation  
REVISTA: AEU - International Journal of Electronics and Communications, Volume 172, December 2023  
DOI: <https://doi.org/10.1016/j.aeue.2023.154956>

[35] AUTORES: Peyman Fayyaz Shahandashti, Paula López, Víctor Manuel Brea, Daniel García-Lesta, Miguel Heredia Conde  
TÍTULO: Simultaneous Multifrequency Demodulation for Single-Shot Multiple-Path ToF Imaging  
REVISTA: IEEE TRANSACTIONS ON COMPUTATIONAL IMAGING, VOL. 10, pp. 54-68, 2024.  
Digital Object Identifier 10.1109/TCI.2023.3348758

[36] AUTORES: Marko Jaklin, D. García-Lesta, P. López, Victor M. Brea  
TÍTULO: Global shutter CMOS vision sensors and event cameras for on-chip dynamic information  
REVISTA: International Journal of Circuit Theory and Applications, 2024  
DOI: 10.1002/cta.3925

[37] AUTORES: D. García Lesta, D. Cabello, P. Lopez, V.M. Brea  
TÍTULO: HOPBAS10K: A 98×98 Pixels CMOS Vision Sensor for Background Subtraction  
REVISTA: IEEE Sensors Journal, 2024  
DOI 10.1109/JSEN.2024.3367169  
Early access

[E1]

Autores (p.o. de firma): M. Mateo, F. Bellas, et al.  
Título: I Xornadas dos Investigadores Parga Pondal e Ramón y Cajal de Galicia  
Ref. Libro: Libro de Resúmenes de las I Xornadas dos Investigadores Parga Pondal e Ramón y Cajal de Galicia  
Clave: E Páginas, inicial: 1 final: 109 Fecha: Febrero 2007  
Editorial (si libro): ISBN: 978-84-611-5762-4  
Lugar de publicación: Santiago de Compostela

---

[L1]

Autores (p.o. de firma): P. López  
Título: Detection of Landmines from Measured Infrared Images using Thermal Modeling of the Soil  
Ref. Libro: Tesis doctoral en formato libro y CD-ROM  
Clave: L Volumen: Páginas, inicial: 1 final: 201 Fecha: Abril 2003  
Editorial (si libro): DL: C-507-03; ISBN: 84-688-1586-1  
CD-ROM: DL: C-202-2003; ISBN: 84-9750-189-6



Lugar de publicación: Santiago de Compostela

---

[CL1]

Autores (p.o. de firma): F. Pardo, **P. López**, D. Cabello

Título: Heat Transfer for NDE: landmine detection

Ref. Libro: Developments in Heat Transfer

Clave: CL Volumen: Páginas, inicial: 21 final: 46 Fecha: Septiembre  
2011

Editorial (si libro): InTech; ISBN 978-953-307-569-3

---

---

**Participación en contratos de I+D de especial relevancia con Empresas y/o Administraciones**  
(nacionales y/o internacionales)

---

TÍTULO DEL PROYECTO: Estudios Tecnologías Semiconductores RF - Proxecto AGAPI. CdTI. Ref. 2024-CE002

ENTIDAD FINANCIADORA: TELEVES SAU ("Programa Misiones de Ciencia e Innovación" vinculadas al PERTE de microelectrónica y semiconductores,)

**INVESTIGADOR PRINCIPAL: Paula López Martínez**

DURACIÓN: 01/01/2024 – 31/12/2024

DOTACIÓN: 97.800 €

TÍTULO DEL PROYECTO: Nanoeaters-II: Transferencia y valorización de NANOTecnologías a PYMEs innovadoras de la Eurorregión. Paquete de trabajo: Eyepress: Autonomous Implantable System for Monitoring of IntraOcular Eye Pressure.

ENTIDAD FINANCIADORA: Interreg febrero 2016 España- Portugal. Socios colaboradores: Universidad de Santiago: CiTIUS, CiMUS, e Iberian Nanotechnology Lab (INL), Braga (Portugal).

INVESTIGADOR PRINCIPAL: del proyecto: GAIN (Xunta de Galicia). IP del paquete de trabajo: Víctor Manuel Brea Sánchez.

DURACIÓN: 01/01/2017- 31/12/2019.

DOTACIÓN: 126.707,27 euros.

Título del contrato: Contrato de colaboración para la valorización y transferencia de resultados de investigación entra la Universidad de Santiago de Compostela y Aplygenia

Empresa/Administración financiadora: Aplygenia S.L.

Duración, desde: 19/07/2016 hasta: 18/07/2021

INVESTIGADOR RESPONSABLE: Jose Luis Villaverde Acuña

Título del contrato: Sistema de visión artificial para realizar estudios de tráfico mediante imágenes captadas por RPAS

Empresa/Administración financiadora: Aplygenia S.L.

Duración, desde: 01/11/2016 hasta: 30/04/2018

Ref.: CDTI 2016-CE256

Cuantía: 45.089,46 €

INVESTIGADOR RESPONSABLE: Víctor M. Brea Sánchez

Título del contrato: Modeling and Design of imager pixels on nanotechnologies

Empresa/Administración financiadora: Fraunhofer Institute for Integrated Circuits (Erlangen)

Duración, desde: 11-08-2008 hasta: 31-12-2008

**INVESTIGADOR RESPONSABLE: la solicitante, Paula López Martínez**

Título del contrato/proyecto: Diseño microelectrónico de un sistema autónomo programable para visión artificial

Empresa/Administración financiadora: Innovaciones Microelectrónicas SL (ANAFOCUS)

Duración, desde: 01-01-2008 hasta: 31-12-2009

Importe: 61.500 €

Investigador responsable: Diego Cabello Ferrer

Título del contrato/proyecto: Implementation of a fast high resolution optical line scanner device

Empresa/Administración financiadora: Photonfocus AG (Suiza)

Entidades participantes: Fraunhofer Institute for Integrated Circuits (Alemania) y PhotonFocus AG (Suiza)

Duración, desde: 01-06-2003 hasta: 31-01-2004

Investigador responsable: Dipl. Ing. Hans Hauer

---

Título del contrato/proyecto: Implementation of a very high resolution imagen chip for electronic cinema applications

Empresa/Administración financiadora: Ministerio Alemán de Ciencia y Tecnología

Duración, desde: 15-02-2004 hasta: 31-09-2004

Investigador responsable: Dipl. Ing. Hans Hauer

---

---

## PATENTES

---

### **Protección de topografías de productos semiconductores:**

Inventores: Paula López Martínez

Título: Amplificador operacional de alta velocidad con par diferencial de entrada implementado con transistores de puerta encerrada tipo donut

N. de Registro: T201200003 (Oficina Española de Patentes y Marcas)

Fecha de concesión: 01/08/2012

### **REG1. Registro software**

Inventores: Manuel Mucientes Molina, Víctor M. Brea Sánchez, Mauro Fernández Sanjurjo, Paula López Martínez, Diego Cabello Ferrer

Título: vTrack4VC: Sistema de tracking para el conteo y la clasificación de vehículos

Nº asiento registral: 03/2016/754

Fecha de presentación: 27 de junio de 2016

### **Protección de topografías de productos semiconductores:**

Inventores: Esteban Ferro Santiago, Paula López Martínez, Víctor M. Brea Sánchez, Diego Cabello Ferrer

Título: Sistema de micro-recolección de energía con unidad de gestión de energía y celda solar en un único sustrato de silicio

Nº Solicitud: T201730001 (Oficina Española de Patentes y Marcas)

Fecha de concesión: 11/12/2017

## ESTANCIAS EN CENTROS DE RECONOCIDO PRESTIGIO INTERNACIONAL

CLAVE: D = doctorado, P = postdoctoral, I = invitado, C = contratado, O = otras (especificar).

---

Centro: Universidad 'La Sapienza'  
Localidad: Roma      País Italia      Fecha: 20-09-99 / 20-12-99      Duración(semanas): 12  
Tema: Diseño y entrenamiento de redes neuronales celulares  
Clave: D

---

Centro: Vrije Universiteit Brussel  
Localidad: Bruselas      País Bélgica      Fecha: 02-04-00/20-05-00      Duración(semanas): 6  
Tema: Aplicación de redes neuronales a la detección de minas antipersonales en imágenes de infrarrojo  
Clave: D

---

Centro: Vrije Universiteit Brussel  
Localidad: Bruselas      País Bélgica      Fecha: 01-06-01/31-12-01      Duración (semanas): 28  
Tema: Detección de minas antipersonales en imágenes de infrarrojo  
Clave: D

---

Centro: Vrije Universiteit Brussel  
Localidad: Bruselas      País Bélgica      Fecha: 16-05-02/25-07-02      Duración (semanas): 9  
Tema: Detección de minas antipersonales en imágenes de infrarrojo  
Clave: D

---

Centro: Fraunhofer Institute for Integrated Circuits  
Localidad: Erlangen      País Alemania      Fecha: 01/06/03 -31/09/04      Duración (semanas): 64  
Tema: Diseño de circuitos integrados para procesamiento de imágenes  
Clave: P

---

Centro: Fraunhofer Institute for Integrated Circuits  
Localidad: Erlangen      País Alemania      Fecha: 01/10/04-31/12/04      Duración (semanas): 12  
Tema: Diseño de sensores ópticos  
Clave: I

---

Centro: Fraunhofer Institute for Integrated Circuits  
Localidad: Erlangen      País Alemania      Fecha: 01/05/06-30/09/06      Duración (semanas): 22  
Tema: Diseño de sensores ópticos  
Clave: I

---

Centro: Fraunhofer Institute for Integrated Circuits

Localidad: Erlangen      País Alemania      Fecha: 22/05/07-22/07/07      Duración (semanas): 8

Tema: Diseño de sensores ópticos

Clave: I

---

## CONGRESOS

---

[C1]

Autores: **P. López**, D.L. Vilariño, D. Cabello

Título: Genetic Algorithm Based Training for Multilayer Discrete-Time Cellular Neural Networks

Tipo de participación: Asistencia y exposición oral del trabajo

Congreso: International Work-Conference on Artificial Neural Networks, IWANN99

Publicación: En J.Mira and Juan V. Sánchez-Andrés (Eds). Proceedings of the International Work-Conference on Artificial Neural Networks (Lecture notes in Computer Science; Vol. 1607), Vol. II, Springer-Verlag, pp. 467-476; ISBN: 3-540-66068-2

Lugar celebración: Alicante, España

Fecha: 2-4 Junio 1999

[C2]

Autores: **P. López**, M. Balsi, D.L. Vilariño, D. Cabello

Título: Robust Passive IR Polarimetric Remote Sensing of Antipersonnel Mines Using Cellular Neural Networks

Tipo de participación: Publicación del trabajo

Congreso: 2000 Conference on Lasers and Electro-Optics/Europe (CLEO/ EUROPE 2000)

Publicación: Conference Digest of the 2000 Conference on Lasers and Electro-Optics/Europe, CThA7; Editor: IEEE, Institute of Electrical Engineers, Inc. IEEE Catalog Number: 00 TH8505; ISBN: 0-7803-6319-1

Lugar celebración: Niza, Francia

Fecha: 10-15 Septiembre, 2000

[C3]

Autores: **P. López**, M. Balsi, D.L. Vilariño, D. Cabello

Título: Antipersonnel Mine Detection on Infrared Images

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: IEEE International Symposium on Technology and Society (ISTAS 2000)

Publicación: Proceedings of the IEEE International Symposium on Technology and Society, "University as a Bridge from Technology to Society", pág. 109-113. IEEE Catalog Number: 00CH37043, ISBN: 0-7803-5803-1

Lugar celebración: Roma, Italia

Fecha: 6-8 Septiembre, 2000

[C4]

Autores: **P. López**, D.L. Vilariño, D. Cabello

Título: Design of Multilayer Discrete Time Cellular Neural Networks for Image Processing Tasks based on Genetic Algorithms

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: IEEE 2000 International Symposium on Circuits and System (ISCAS 2000)

Publicación: Proceedings of the IEEE 2000 International Symposium on Circuits and Systems, "Emerging Technologies for the 21<sup>st</sup> century", vol. IV, pág. 133-136; IEEE Catalog Number: 00CH36353C; ISBN: 0-7803-5485-0

Lugar celebración: Ginebra, Suiza

Fecha: 28-31 Mayo, 2000

---

[C5]

Autores: **P. López**, M. Balsi, D.L. Vilariño, D. Cabello

Título: : Design and Training of Multilayer Discrete Time Cellular Neural Networks for Antipersonnel Mine Detection Using Genetic Algorithms

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: 2000 6<sup>th</sup> IEEE International Workshop on Cellular Neural Networks and their Applications (CNNA 2000)

Publicación: Proceedings of the 2000 6<sup>th</sup> IEEE International Workshop on Cellular Neural Networks and their Applications, pág. 363-368, IEEE Catalog Number: 00 TH8509; ISBN: 0-7803-6344-2

Lugar celebración: Catania, Italia

Fecha: 23-25 Mayo, 2000

---

[C6]

Autores: **P. López**, D.L. Vilariño, V.M. Brea, D. Cabello

Título: Robust Multilayer DTCNN Design for B/W and Grayscale Input Applications

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: 15<sup>th</sup> European Conference on Circuit Theory and Design (ECCTD)

Publicación: Proceedings of the 15<sup>th</sup> European Conference on Circuit Theory and Design, "Circuit Paradigm in the 21<sup>st</sup> century", Editors: V. Porra, M. Valtonen, I. Hartimo, M. Ilmonen, O. Simula, T. Veijola, vol. II, pág. 261-264. ISBN: 951-22-5573-1

Lugar celebración: Helsinki, Finlandia

Fecha: 28-31 Agosto, 2001

---

[C7]

Autores: **P. López**, D.L. Vilariño, H. Sahli, D. Cabello

Título: CNN-based 3D Thermal Modelling of the Soil for Antipersonnel Mine Detection

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: 7<sup>TH</sup> IEEE International Workshop on Cellular Neural Networks and their Applications, CNNA'2002

Publicación: Proceedings of the 7<sup>TH</sup> IEEE International Workshop on Cellular Neural Networks and their Applications, Editor: Ronald Tetzlaff, pág. 307-314, ISBN: 981-238-121-X

Lugar celebración: Frankfurt, Alemania

Fecha: 22-24 Julio, 2002

---

[C8]

Autores: **P. López**, H. Sahli, D.L. Vilariño, D. Cabello

Título: Detection of perturbations in thermal IR signatures: an inverse problem for buried land mine detection

Tipo de participación: Presentación oral del trabajo

Congreso: Nondestructive Evaluation & Health Monitoring of Aerospace Materials and Composites II

Publicación: Andrew L. G. and Peter J. Schull Editors, NDE and Health Monitoring of Aerospace Materials and Composites II, Proc. of the SPIE Vol. 5046 (2003), pág. 242-252; ISBN: 0-8194-4851-6

Lugar celebración: San Diego, Estados Unidos

Fecha: 2-6 Marzo, 2003

---

[C9]

Autores: F. Pardo, G. Doménech, R. Ruiz, D. Cabello, **P. López**



Título: Proposal for analog synthesis of a landmine detection system

Tipo de participación: Presentación oral del trabajo

Congreso: Nondestructive Evaluation & Health Monitoring of Aerospace Materials and Composites II

Publicación: Andrew L. G. and Peter J. Schull Editors, NDE and Health Monitoring of Aerospace Materials and Composites II, Proceedings of the SPIE Vol. 5046 (2003), pág. 253-262; ISBN: 0-8194-4851-6

Lugar celebración: San Diego, Estados Unidos      Fecha: 2-6 Marzo, 2003

---

[C10]

Autores: F. Pardo, V.M. Brea, G. Doménech, **P. López**, R. Ruiz, D. Cabello

Título: A from-scratch Analog Design of the Processing Core of an Infrared-Based Landmine Detection System

Tipo de participación: Presentación oral del trabajo

Congreso: European Conference on Circuit Theory and Design 2003, ECCTD'03

Publicación: In Proceedings of the 16<sup>th</sup> European Conference on Circuit Theory and Design, vol III, pág. 273-276; ISBN: 83-88309-95-1

Lugar celebración: Cracovia, Polonia      Fecha: 1-4 Septiembre, 2003

---

[C11]

Autores: **P. López**, H. Sahli, and D. Cabello

Título: Detection and Classification of Landmines from Infrared images

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: International Conference Requirements and Technologies for the Detection, Removal and Neutralization of Landmines and UXO (EUDEM 2003)

Publicación: Proceedings of the International Conference Requirements and Technologies for the Detection, Removal and Neutralization of Landmines and UXO, vol. 2, pág: 385-392; ISBN 9080826111

Lugar celebración: Bruselas, Bélgica      Fecha: 15-18 Septiembre, 2003

---

[C12]

Autores: F. Pardo, M. Balsi, **P. López** and D. Cabello

Título: FPGA Implementation of a DTCNN-based infrared landmine detection system

Tipo de participación: Presentación oral del trabajo

Congreso: IEEE Int. Workshop on Cellular Neural Networks and their Application, CNNA 2004

Publicación: Proceedings of the 8<sup>TH</sup> IEEE International Workshop on Cellular Neural Networks and their Applications, Ed. T. Roska, M. Gilli, B. Shi, A. Zárandy; pp. 429-434, ISBN: 963-311-357-1

Lugar celebración: Budapest, Hungría      Fecha: 22-24 Julio, 2004

---

[C13]

Autores: F. Pardo, M. Balsi, **P. López** and D. Cabello

Título: An FPGA landmine detection system based on infrared images

Tipo de participación: Presentación oral del trabajo

Congreso: XIX Conference on Design of Circuits and Integrated Systems (DCIS 2004)  
Publicación: Proceedings of the XIX Conference on Design of Circuits and Integrated Systems, pp. 229-234; ISBN: 2-9522971-0-X  
Lugar celebración: Burdeos, Francia Fecha: 24-26 Noviembre, 2004

---

[C14]

Autores: **P. López**, M. Oberst, H. Neubauer, J. Hauer and D. Cabello  
Título: Performance Analysis of high-speed MOS transistors with different layout styles  
Tipo de participación: Asistencia y presentación oral del trabajo  
Congreso: 2005 IEEE International Symposium on Circuits and Systems (ISCAS 2005)  
Publicación: Proceedings of the 2005 IEEE International Symposium on Circuits and Systems, pp. 3688-3691, ISBN: 0-7803-8835-6  
Lugar celebración: Kobe, Japón Fecha: 23-26 Mayo, 2005

---

[C15]

Autores: Thành Trung Nguyen, Dinh Nho Hào, **Paula López**, Frank Cremer and Hichem Sahli  
Título: Thermal Infrared Identification of Buried Landmines  
Tipo de participación: Presentación oral del trabajo  
Congreso: SPIE Detection and Remediation Technologies for Mines and Minelike Targets  
Publicación: Proceedings of the SPIE Detection and Remediation Technologies for Mines and Minelike Targets, vol. 5794, pp. 198-208; ISBN: 0-8194-5779-5  
Lugar celebración: Orlando, Florida, USA Fecha: Marzo 2005

---

[C16]

Autores: **P. López**, M. Oberst, H. Neubauer, J. Hauer and D. Cabello  
Título: Practical Considerations on Doughnut Transistors Design  
Tipo de participación: Asistencia y presentación oral del trabajo  
Congreso: European Conference on Circuit Theory and Design, ECCTD 2005  
Publicación: Proceedings of the 2005 European Conference on Circuit Theory and Design. IEEE Catalog Number: 05EX1052C, ISBN: 0-7803-9067-9.  
Lugar celebración: Cork, Irlanda Fecha: 29 Agosto-1 Septiembre, 2005

---

[C17]

Autores: F. Pardo, M. Balsi, **P. López** and D. Cabello  
Título: FPGA Finite-Difference Time-Domain solver for thermal simulation  
Tipo de participación: Asistencia y presentación oral del trabajo  
Congreso: 15th International Conference on Field Programmable Logic and Applications (FPL 2005)  
Publicación: Proceedings of the 2005 International Conference on Field Programmable Logic and Applications, pp. 721-722. IEEE Catalog Number: 05EX1155, ISBN: 0-7803-9362-7  
Lugar celebración: Tampere, Finlandia Fecha: 24-26 Agosto, 2005

---

[C18]

Autores: **P. López**, M. Oberst, H. Neubauer, J. Hauer and D. Cabello

Título: Doughnut Transistors Design

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: XX Conference on Design of Circuits and Integrated Systems (DCIS 2005)

Publicación: Proceedings of the XX Conference on Design of Circuits and Integrated Systems. ISBN: 972-99387-2-5.

Lugar celebración: Lisboa, Portugal

Fecha: 22-25 Noviembre 2005

---

[C19]

Autores: F. Pardo, **P. López**, D. Cabello, M. Balsi

Título: FPGA Implementation of 3D thermal model simulator

Tipo de participación: poster

Congreso: 16th International Conference on Field Programmable Logic and Applications (FPL 2006)

Publicación: Proceedings of the 16th International Conference on Field Programmable Logic and Applications, pp. 633-636; ISBN: 1-4244-0312-X

Lugar celebración: Madrid, España

Fecha: 28-30 Agosto 2006

---

[C20]

Autores: R. Rodríguez, **P. López**, P. Molina, M. Prats *et al.*

Título: Presencia femenina en el IEEE en España. El grupo WIE (Women in Engineering)

Tipo de participación: presentación oral de la ponencia

Congreso: VI Congreso Iberoamericano de Ciencia, Tecnología y Género

Publicación: Libro de resúmenes del VI Congreso Iberoamericano de ciencia, tecnología y género; pp. 157-158; ISBN: 84-7733-842-6

Lugar celebración: Zaragoza, España

Fecha: 11-15 septiembre 2006

---

[C21]

Autores: **P. López**

Título: Paridad en el sistema español de Ciencia y Tecnología

Tipo de participación: mesa redonda

Congreso: VI Congreso Iberoamericano de Ciencia, Tecnología y Género

Publicación: Libro de resúmenes del VI Congreso Iberoamericano de ciencia, tecnología y género; pp. 49-50; ISBN: 84-7733-842-6

Lugar celebración: Zaragoza, España

Fecha: 11-15 septiembre 2006

---

[C22]

Autores: **P. López**, H. Hauer and D. Cabello

Título: Threshold Voltage Variation due to Short-Channel Effects on Doughnut Transistors

Tipo de participación: Asistencia y presentación oral del trabajo

Congreso: XX Conference on Design of Circuits and Integrated Systems (DCIS 2006)

Publicación: Proceedings of the XX Conference on Design of Circuits and Integrated systems, 6 páginas sin numeración; ISBN: 978-84-690-4144-4  
Lugar celebración: Barcelona, España Fecha: 22-24 Noviembre 2006

---

[C23]

Autores: **P. López**, H. Hauer and D. Cabello

Título: Diseño de sensores ópticos CMOS y dispositivos electrónicos para procesado de imágenes en tiempo real

Tipo de participación: Asistencia y póster

Congreso: I Jornadas dos Investigadores Parga Pondal e Ramón y Cajal de Galicia

Publicación: Libro de resúmenes de las I Jornadas dos Investigadores Parga Pondal e Ramón y Cajal de Galicia, pp. 5; ISBN: 978-84-611-5762-4

Lugar celebración: Santiago de Compostela, Fecha: 16 Febrero 2007  
España

---

[C24]

Autores: F. Pardo, **P. López**, and D. Cabello

Título: Soft-Hard 3D FD-TD solver for non destructive evaluation

Tipo de participación: Asistencia y presentación oral

Congreso: 17th International Conference on Field Programmable Logic and Applications (FPL 2007)

Publicación: Proceedings of the International Conference on Field Programmable Logic and Applications, pp. 17-22, ISBN: 1-4244-1060-6

Lugar celebración: Amsterdam, Netherlands Fecha: 27-29 Agosto 2007

---

[C25]

Autores: **P. López**, Johann Hauer, and D. Cabello

Título: Improved Analytical I-V Model for polygonal-shape enclosed layout transistors

Tipo de participación: Asistencia y presentación oral

Congreso: European Conference on Circuit Theory and Design (ECCTD 2007)

Publicación: Proceedings of the European Conference on Circuit Theory and Design, pp. 755-758; ISBN: 1-4244-1342-7

Lugar celebración: Sevilla, España Fecha: 26-30 Agosto 2007

---

[C26]

Autores: F. Pardo, **P. López** and D. Cabello

Título: FPGA-based hardware accelerator of the heat equation with applications on infrared thermography

Tipo de participación: Presentación e publicación do traballo.

Congreso: IEEE 19<sup>th</sup> International Conference on Application-Specific Systems, Architectures and Processors (ASAP 2008)

Publicación: Proceedings of the 19<sup>th</sup> International Conference on Application-Specific Systems, Architectures and Processors, pp. 179-184, 2008; ISBN: 978-1-4244-1898-5

Lugar celebración: Lovaina, Bélgica.

Fecha: 2-4 Julio 2008

---

[C27]

Autores: F. Pardo, P. López and D. Cabello

Título: DT-CNN emulator: 3D heat equation solver with applications on the non-destructive soil inspection

Tipo de participación: Presentación y publicación del trabajo

Congreso: 2008 11th International Workshop on Cellular Neural Networks and their Applications (CNNA 2008)

Publicación: Proceedings of the 11th International Workshop on Cellular Neural Networks and their Applications, pp. 11-16, 2008; ISBN: 978-1-4244-2090-2

Lugar celebración: Santiago de Compostela, Fecha: 14-16 Julio 2008

España

---

[C28]

Autores: B. Blanco-Filgueira, **P. López**, D. Cabello, J. Ernst, H. Neubauer and J. Hauer

Título: Bottom collection of photodiode-based CMOS APS

Tipo de participación: publicación del trabajo

Congreso: Seventh International Conference on Advanced Semiconductor Devices and Microsystems (ASDAM 08)

Publicación: Proceedings of the Seventh International Conference on Advanced Semiconductor Devices and Microsystems (ASDAM 08), pp. 67-70; ISBN: 978-1-4244-2325-5

Lugar celebración: Smolenice, Eslovaquia

Fecha: 12-16 Octubre 2008

---

[C29]

Autores: B. Blanco-Filgueira, **P. López**, D. Cabello, J. Ernst, H. Neubauer and J. Hauer

Título: Sensitivity of photodiode-based CMOS APS in 0.18um technology: peripheral collection and optimum dimension

Tipo de participación: publicación del trabajo

Congreso: Conference on Design of Systems and Integrated Systems (DCIS 2008)

Publicación: Proceedings of the Conference on Design of Systems and Integrated Systems, ISBN: 978-2-84813-124-5

Lugar celebración: Grenoble, Francia

Fecha: 12-14 Noviembre 2008

---

[C30]

Autores: **P. López**, J. Hauer, B. Blanco-Filgueira, D. Cabello

Título: Enclosed layout transistors in saturation

Tipo de participación: Presentación y publicación del trabajo

Congreso: 7<sup>th</sup> Spanish Conference on Electron Devices

Publicación: Proceedings of the 2009 Spanish Conference on Electron Devices (CDE'09), pp. 116-119; ISBN: 978-1-4244-2839-7

Lugar celebración: Santiago de Compostela

Fecha: 11-13 Febrero 2009

---

[C31]

Autores: B. Blanco-Filgueira, **P. López**, D. Cabello, J. Ernst, H. Neubauer and J. Hauer

Título: Modeling and simulation of CMOS APS

Tipo de participación: presentación y publicación del trabajo

Congreso: 7<sup>th</sup> Spanish Conference on Electron Devices

Publicación: Proceedings of the 2009 Spanish Conference on Electron Devices (CDE'09), pp. 120-123; ISBN: 978-1-4244-2839-7

Lugar celebración: Santiago de Compostela

Fecha: 11-13 Febrero 2009

---

[C32]

**P. López**, B. Blanco-Filgueira, D. Cabello and J. Hauer, "A study of CMOS radiation tolerant transistors using Green functions", European Conference on Circuit Theory and Design (ECCTD'09), Antalya, Turquía, 23-27 Agosto 2009, pp. 715-718; IEEE Catalog Number: CFP09ECC-CDR, ISBN: 978-1-4244-3896-9.

---

[C33]

**P. López**, B. Blanco-Filgueira, D. Cabello and J. Hauer, "Experimental analysis of CMOS short-channel gate enclosed transistors", Proceedings of the XXIV Conference on Design of Circuits and Integrated Systems, pp. 198-202, Zaragoza, España, 18-20 Noviembre 2009.

---

[C34]

Beatriz Blanco-Filgueira, **Paula López-Martínez**, Diego Cabello Ferrer, Johann Hauer, Harald Neubauer, "Photoresponse model for photodiode-based CMOS APS in 180nm and 90nm technologies", XXV Conference on Design of Circuits and Integrated Systems (DCIS2010), pp. 37-45, ISBN 978-84-693-7393-4, 17-19 Noviembre 2010, Lanzarote, Spain.

---

[C35]

Beatriz Blanco-Filgueira, Paula López-Martínez, J. Döge, "ANALYTICAL MODEL FOR P-N JUNCTIONS UNDER POINT SOURCE ILLUMINATION", 7<sup>th</sup> IEEE International Conference on Electronics, Circuits, and Systems, ICECS 2010, pp. 908-911, ISBN: 978-1-4244-8156-9, 12-15 Diciembre 2010, Atenas, Grecia 2010.

---

[C36]

Paula López, Beatriz Blanco-Filgueira, Johann Hauer, "Modeling and experimental results of short-channel annular MOS transistors", 20th European Conference on Circuit Theory and Design, pp. 710-713, ISBN: 978-1-4577-0616-5/11; ECCTD2011, 29-31 Agosto, Linköping, Suecia 2011. Microsoft academic search: Engineering (281/1241)

---

[C37]

C. Guillermo Bran, B. Blanco-Filgueira, P. López, "Implementación de modelos de fotodiodos en lenguajes de descripción hardware de señal mixta", Proceedings IEEE del Concapan XXXI, San Salvador, El Salvador, 9-12 de Noviembre 2011.

---

[C38] F. Pardo, P. López and D. Cabello, "GPU-based infrared thermography for NDE of minefields", Proceedings of the 11<sup>th</sup> International Conference on Quantitative Infrared Thermography (QIRT), pp. 107-112, 11-14 June, Naples, Italy, 2012.

---

[C39]

B. Blanco-Filgueira, P. López, J. Dögue, J.B. Roldán, "Evidence of the lateral collection significance in small CMOS photodiodes", 2012 IEEE International Symposium on Circuits and Systems, 20-23 Mayo, pp. 3098-3101, Seoul, Corea 2012. ISBN: 978-1-4673-9217-3. Microsoft Academic Search: Computer Science/ Hardware & Architecture (2/102)

---

[C40]

B. Blanco-Filgueira, P. López, M. Suárez, J.B. Roldán, "CMOS photodiode model and HDL implementation", 21<sup>st</sup> European Conference on Circuit Theory and Design, Dresden, ECCTD 2013 (Germany), 2013. Microsoft academic search: Engineering (281/1241). ISBN: 978-3-00-043785-4

---

[C41]

J. Illade-Quinteiro, Víctor M. Brea, P. López, B. Blanco-Filgueira, D. Cabello, G. Doménech-Asensi, "Comparison of Photosensing Structures in CMOS Standard Technology for Time-of-Flight Sensors", XXVIII Conference on Design of Circuits and Integrated Systems (DCIS 2013), San Sebastián, España

---

[C42]

Victor Manuel Brea, Manuel Suárez, Julio Illade-Quinteiro, Paula López Martínez, Diego Cabello Ferrer, Ginés Doménech-Asensi, "Voltage boosters for on-chip solar cells on focal-plane processors", IEEE International Conference on Electronics, Circuits and Systems (ICECS), pp. 393-396, Abu Dhabi (UAE), 2013. ISBN: 978-1-4799-2452-3. 08-11 December 2013

---

[C43]

J. Illade-Quinteiro, Víctor M. Brea, P. López, B. Blanco-Filgueira, D. Cabello, G. Doménech-Asensi, "Dark Current in standard CMOS pinned photodiodes for Time-of-flight sensors", IEEE Workshop on microelectronics and Electron Devices (WMED), Idaho (USA), April 18, 2014. Microsoft academic search: Engineering (506/1241)

[C44]

J. Illade-Quinteiro, Víctor M. Brea, P. López, D. Cabello, G. Doménech-Asensi, "Custom Design of pinned photodiodes in standard CMOS technologies for time-of-flight sensors", IEEE Workshop on Cellular Neural Networks and their Applications (CNNA), Notre Dame, USA, 29-31 Julio 2014. Microsoft academic search: Computer Science (813/3523). ISBN:978-1-4799-6007-1

[C45]

E. Ferro, J. Illade-Quinteiro, Víctor M. Brea, P. López, D. Cabello, G. Doménech-Asensi, "The Dickson charge pump as voltage booster for light energy harvesting on CMOS vision chips", IEEE Workshop on Cellular Neural Networks and their Applications (CNNA), Notre Dame, USA, 29-31 Julio 2014. Microsoft academic search: Computer Science (813/3523). ISBN:978-1-4799-6007-1

[C46]

E. Ferro, J. Illade-Quinteiro, Víctor M. Brea, P. López, D. Cabello, G. Doménech-Asensi, "Wireless sensor mote for snail pest detection", Proceedings of the IEEE Sensors Conference, pp. 114-117, Valencia, 3-5 November, 2014. Microsoft Academic Search: Engineering (68/1241). ISBN: 978-1-4799-0162-3

[C47]

Pablo Leyva, Gines Domenech-Asensi, Javier Garrigos, Julio Illade-Quinteiro, Victor Brea, Paula Lopez and Diego Cabello, "Simplification and Hardware Implementation of the Feature Descriptor Vector Calculation in the SIFT Algorithm", *24th International Conference on Field Programmable Logic and Applications*. Munich (Alemania). 2014. Microsoft Academic Search: Hardware and architecture (22/102). 02-04 September 2014. ISBN:978-3-00-044645-0

[C48]

J. Illade-Quinteiro, Víctor M. Brea, P. López, D. Cabello, "Dark current optimization of 4-Transistor pixel topologies in standard CMOS technologies for Time-of-Flight sensors", IEEE International Symposium on circuits and Systems (ISCAS), 24-27 Mayo, 2015. Lisbon, Portugal. Microsoft Academic Search: Computer Science/ Hardware & Architecture (2/102). ISBN:978-1-4799-8391-9

[C49]

D. García-Lesta, E. Ferro, V.M. Brea, P.López, D. Cabello, J. Iglesias, J. Castillejo, "Capacitance-based wireless sensor mote for snail pest detection", IEEE Sensors Applications Symposium, pp. 119-124, Zadar (Croatia). 13-15 April 2015. Microsoft academic search: Engineering (408/1241). ISBN:978-1-4799-6117-7

[C50]

P. López, A. García Loureiro, E. Ferro, V.M. Brea, B. Rivas-Murias, "Study of the Thermoelectric Properties of Non-Typical Semiconductor Materials with Conventional CAD Tools", IEEE International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EUROSIME 2016), Montpellier, Francia, 17-20 Abril, pp. 1-5, ISBN: 978-1-5090-2106-2/16

[C51]



G. Capeáns, P. López, E. Ferro, A. García Loureiro, D. Cabello, F. Rivadulla, B. Rivas-Murias, "Design for Maximum Power Transfer Efficiency of Thermoelectric Generators using Mixed Mode Simulations", IEEE International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EUROSIME 2016), Montpellier, Francia, 17-20 Abril, pp. 1-5, ISBN: 978-1-5090-2106-2/16.

[C52]

E. Ferro, V.M. Brea, P. López, D. Cabello, "Dynamic Model of on-Chip Inverting Capacitive Charge Pumps with Charge Reusing", 2016 IEEE International Symposium on Circuits & Systems (ISCAS 2016), Montreal, Canada, May 22-26, 2016, pp. 1626-1629. ISBN: 978-1-4799-5341-7/16.

[C53]

J. Illade-Quinteiro, V.M. Brea, P. López, D. Cabello, "Time-of-Flight Chip in Standard CMOS Technology with in-Pixel Adaptive Number of Accumulations", 2016 IEEE International Symposium on Circuits & Systems (ISCAS 2016), Montreal, Canada, May 22-26, 2016, pp. 1910-1913. ISBN: 978-1-4799-5341-7/16.

[C54]

D. García Lesta, E. Ferro, V.M. Brea, P. López, D. Cabello, J. Iglesias, J. Castillejo, "Live Demonstration: Wireless sensor network for snail pest detection", 2016 IEEE International Symposium on Circuits & Systems (ISCAS 2016), Montreal, Canada, May 22-26, 2016, pp. 2371. ISBN: 978-1-4799-5341-7/16.

[C55] G. Doménech-Asensi, J. Garrigós, P. López, V.M. Brea, D. Cabello, "Real time architectures for the Scale Invariant Feature Transform algorithm", 15th International Workshop on Cellular Nanoscale Networks and their Applications (CNNA 2016), August 23-25, 2016, Dresden, Germany. Proceedings, pp. 75-76. ISBN: ISBN 978-3-8007-4252-3.

[C56] D. García-Lesta, V.M. Brea, P. López, D. Cabello, "Effect of Temporal and Spatial Noise on the Performance of Hardware Oriented Background Extraction Algorithms", IEEE New Circuits and Systems (NEWCAS 2017), Estrasburgo, Francia, 2017. DOI: [10.1109/NEWCAS.2017.8010101](https://doi.org/10.1109/NEWCAS.2017.8010101). ISBN:978-1-5090-4992-9. 25-28 June 2017

[C57] Daniel García-Lesta, Paula López, Víctor M. Brea, D. Cabello, "Non-parametric foreground detectors with background dynamics estimators for embedded vision applications", Workshop on Architectures of Smart Camera, WASC 2017, June 5, 6, Córdoba, Spain, 2017.

[C58] Carlos Bran, V.M. Brea, P. López, "Feature Descriptor Hardware Approach for Low Area and Low Power IPCORE", Workshop on Architectures of Smart Camera, WASC 2017, June 5, 6, Córdoba, Spain, 2017

[C59] D. García-Lesta, V.M. Brea, P. López, D. Cabello, "Shannon Entropy as Background Dynamics Estimator in Foreground Detector Algorithms", 2018 IEEE International Symposium on Circuits & Systems (ISCAS 2018), Florencia Italia. DOI: [10.1109/ISCAS.2018.8350942](https://doi.org/10.1109/ISCAS.2018.8350942). 27-30 May 2018. ISBN:978-1-5386-4882-7

[C60] D. García-Lesta, V.M. Brea, P. López, D. Cabello, "Impact of Analog Memories non-idealities on the performance of foreground detection algorithms", 2018 IEEE International Symposium on Circuits &

Systems (ISCAS 2018), Florencia Italia. DOI: [10.1109/ISCAS.2018.8351315](https://doi.org/10.1109/ISCAS.2018.8351315). 27-30 May 2018. ISBN:978-1-5386-4882-7

[C61] E. Ferro, V.M. Brea, P. López, D. Cabello, "Live Demonstration: Light Energy Harvesting system with an on-chip solar cell and cold start-up". 2018 IEEE International Symposium on Circuits & Systems (ISCAS 2018), Florencia Italia. DOI: [10.1109/ISCAS.2018.8351111](https://doi.org/10.1109/ISCAS.2018.8351111). . 27-30 May 2018. ISBN:978-1-5386-4882-7

[C62] E. Ferro, P. López, V.M. Brea, D. Cabello, "On-Chip Solar Cell and PMU on the Same Substrate with Cold Start-Up from nW and 80 dB of Input Power Range for Biomedical Applications", 2019 IEEE International Symposium on Circuits & Systems (ISCAS 2019), Sapporo (Japón), pp. 4., 26-29 May 2019. ISBN:978-1-7281-0397-6

[C63] J. Illade-Quinteiro, P. López, V.M. Brea, D. Cabello, "Time-of-Flight Pixel with Homodyne Phase Demodulation in standard CMOS Technology", 2019 IEEE International Symposium on Circuits & Systems (ISCAS 2019), Sapporo (Japón), pp. 5., 26-29 May 2019. ISBN:978-1-7281-0397-6

[C64] B. Blanco-Filgueria, D. García-Lesta, M. Fernández-Sanjurjo, V.M. Brea, P. López, "Live demonstration: Deep Learning-Based Visual Tracking of Multiple Objects on a low-power embedded System", 2019 IEEE International Symposium on Circuits & Systems (ISCAS 2019), Sapporo (Japón), pp. 1. 26-29 May 2019. ISBN:978-1-7281-0397-6

[C65] Óscar Pereira-Rial, Juan M. Carrillo, P. López, V.M. Brea, D. Cabello, Design methodology of a 0.7 V, 64.5 pW @ 36°C, 1830 μm<sup>2</sup> Subthreshold Voltage Reference for Implantable Devices, 2019 26th IEEE International Conference on Electronics, Circuits and Systems (ICECS). Génova, Italia. 25-27 Nov. 2019, DOI: [10.1109/ICECS46596.2019.8964763](https://doi.org/10.1109/ICECS46596.2019.8964763). ISBN:978-1-7281-0997-8

[C66] D. García-Lesta, P. López, V.M. Brea, D. Cabello, A CMOS Vision Sensor for Background Subtraction. 2020 IEEE International Symposium on Circuits and Systems (ISCAS). 12-14 October 2020, Seville, Spain. DOI: [10.1109/ISCAS45731.2020.9180735](https://doi.org/10.1109/ISCAS45731.2020.9180735). ISBN:978-1-7281-3320-1

[C67] Óscar Pereira-Rial, P. López, Juan M. Carrillo, V.M. Brea and D. Cabello, 1.88 nA Quiescent Current Capacitor-Less LDO with Adaptive Biasing Based on a SSF Absolute Voltage Difference Meter. 2020 IEEE International Symposium on Circuits and Systems (ISCAS). 12-14 October 2020, Seville, Spain. DOI: [10.1109/ISCAS45731.2020.9181143](https://doi.org/10.1109/ISCAS45731.2020.9181143). ISBN:978-1-7281-3320-1

[C68] Ó. Pereira-Rial, P. López, R. Pérez-Aloe, J. M. Carrillo, J. F. Duque-Carrillo, Compact CMOS Class-AB Output Stage With Robust Behavior Against PVT Variations. IEEE International Conference on Electronics Circuits and Systems 2020. Glasgow, Reino Unido. 2020. 23-25 November 2020 DOI: [10.1109/ICECS49266.2020.9294975](https://doi.org/10.1109/ICECS49266.2020.9294975). ISBN:978-1-7281-6045-0

[C69] Marko Jaklin; D. García-Lesta; V. M. Brea; P. López, HDR 4T-APS Pixel for Event Generation by Frame Differencing, 2021 IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), 09-11 August 2021, Lansing, MI, USA, ISBN:978-1-6654-2462-2. DOI: [10.1109/MWSCAS47672.2021.9531723](https://doi.org/10.1109/MWSCAS47672.2021.9531723). ISBN:978-1-6654-2462-2

[C70] Peyman F. Shahandashti; P. López; V.M. Brea; D. García-Lesta; Miguel Heredia-Conde, Proposal of a Single-Shot Multi-Frame Multi-Frequency CMOS ToF Sensor, 2021 28th IEEE International Conference on Electronics, Circuits, and Systems (ICECS), 28 November 2021 - 01 December 2021. Dubai, United Arab Emirates. ISBN:978-1-7281-9493-6. DOI: 10.1109/ICECS53924.2021.9665528

[C71] Peyman F. Shahandashti, P. López, V.M. Brea, D. García-Lesta Miguel Heredia-Conde, A 2-Tap Macro-Pixel-Based Indirect ToF CMOS Image Sensor for Multi-Frequency Demodulation, ISCAS 2022. 28/05/2022 al 01/06/2022. Austin (USA),

[C72] O. Pereira-Rial, D. García-Lesta, V.M. Brea, P. López, D. Cabello, Design of a 5-bit Signed SRAM-based In-Memory Computing Cell for Deep Learning Models, ISCAS 2022. 28/05/2022 al 01/06/2022. Austin (USA),

[C73] D. García-Lesta, F. Pardo, Ó. Pereira-Rial, V.M. Brea, P. López, HDC8192: A General Purpose Mixed-Signal CMOS Architecture for Massively Parallel Hyperdimensional Computing, ISCAS 2022. 28/05/2022 al 01/06/2022. Austin (USA)

[C74] Peyman F. Shahandashti, P. López, V.M. Brea, D. García-Lesta Miguel Heredia-Conde, Fast Time-Domain Super-Resolution for Single-Shot Multi-Path ToF Imaging, 2022 29th IEEE International Conference on Electronics, Circuits, and Systems (ICECS). DOI: DOI: 10.1109/ICECS202256217.2022.9971122

[C75] D. García Lesta, Ó. Pereira Rial, V.M. Brea, P. López, D. Cabello, A General-Purpose CMOS Vision Sensor with In-Pixel 5-bit Convolutional Layer Computation, 29th IEEE International Conference on Electronics Circuits and Systems. Glasgow, UK. 2022. DOI: DOI: 10.1109/ICECS202256217.2022.9971111

[C76] L. Vicente-García, Ó. Pereira-Rial, P. López, Maximum Output Power Point Tracking for Low Power Photovoltaic Energy Harvesting Systems, 19th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD2023), 03-05 July 2023, Funchal, Madeira (Portugal). DOI: 10.1109/SMACD58065.2023.10192228.

[C77] Jaklin, M., García-Lesta D., López, P., Brea V.M., CDS Free Frame Differencing Event Vision Pixel with Lateral Overflow Capacitor for Dynamic Range Extension, ICECS 2023 - 2023 30th IEEE International Conference on Electronics, Circuits and Systems DOI: 10.1109/ICECS58634.2023.10382873.

[C78] Miguel Heredia Conde; Álvaro López Paredes; Faisal Ahmed; Peyman F. Shahandashti; Paula López, Recent Advances in Computational Time-of-Flight Imaging, 2023 57th Asilomar Conference on Signals, Systems, and Computers (ASILOMAR 2023), pp. 1166-1173, October 2023 - 01 November 2023. DOI: 10.1109/IEEECONF59524.2023.10477005.

[C79] Faisal Ahmed, Miguel Heredia Conde and Paula López Martínez, GIPS: Geometry-Inspired Passive ToF Sensing for 3D Depth Reconstruction, 2023 31st European Signal Processing Conference (EUSIPCO), September 4-8, 2023, Helsinki (Finland). DOI: 10.23919/EUSIPCO58844.2023.10289916

[C80] Faisal Ahmed, Miguel Heredia Conde, Paula Lopez Martínez, Thomas Kerstein and Bernd Buxbaum, Passive 3D Time-of-Flight Imaging leveraging VLC Infrastructure, 2022 IEEE Sensors, October 2022 - 02 November 2022, Dallas, TX, USA. DOI: 10.1109/SENSORS52175.2022.9967340

## TESIS DOCTORALES DIRIGIDAS

---

Título: Modeling and characterization of photosensors in advanced CMOS technologies  
Doctorando: Beatriz Blanco Filgueira  
Universidad: Universidad de Santiago de Compostela  
Facultad: Física  
Fecha: 10/10/2012.  
Calificación: Apto *cum laude*  
Mención de calidad del programa de doctorado (20/06/2004)  
Doctorado europeo

Título: Time-of-flight sensors in standard CMOS technologies  
Doctorando: Julio Illade Quintero  
Universidad: Universidad de Santiago de Compostela  
Facultad: ETSE  
Fecha: 24/04/17  
Calificación: Sobresaliente *cum laude*  
Mención de calidad del programa de doctorado (20/06/2004)  
Doctorado europeo

Título: Light micro-energy harvesting in standard CMOS technologies  
Doctorando: Esteban Ferro Santiago  
Directores: Paula López Martínez y Víctor M. Brea Sánchez  
Universidad: Universidad de Santiago de Compostela  
Facultad: ETSE  
Fecha: 29/03/2019  
Calificación: Sobresaliente *cum laude*  
Mención de calidad del programa de doctorado (20/06/2004)

Título: Low power CMOS vision sensor for foreground segmentation.  
Doctorando: Daniel García Lesta  
Directores: Paula López Martínez y Víctor M. Brea Sánchez  
Universidad: Universidad de Santiago de Compostela  
Facultad: ETSE  
Fecha: 2021  
Calificación: Sobresaliente *cum laude*  
Mención de calidad del programa de doctorado (20/06/2004)  
Doctorado europeo

Título: Ultra-low power CMOS circuit design for energy harvesting applications  
Doctorando: Óscar Pereira Rial  
Directores: Paula López Martínez y Juan M. Carrillo Calleja  
Universidad: Universidad de Santiago de Compostela

Facultad: ETSE  
Fecha: 2022  
Calificación: Sobresaliente *cum laude*  
Mención de calidad del programa de doctorado (20/06/2004)  
Doctorado europeo

---

### TESIS EN DIRECCIÓN

Título: Energy-efficient CMOS power management units for environmental energy harvesting applications  
Doctorando: Laura Vicente García  
Universidad: Universidad de Santiago de Compostela  
Programa de Doutoramento en Investigación en Tecnoloxías da Información  
Facultad: ETSE

Título: Fabrication of CMOS ToF sensors with 2D/3D capabilities  
Doctorando: Peyman Fayyaz Shahandashti  
Universidad: Universidad de Santiago de Compostela  
Programa de Doutoramento en Investigación en Tecnoloxías da Información  
Facultad: ETSE

## Participación en comités y representaciones internacionales

Título del Comité: Miembro del comité técnico de sensores del ISCAS (SSTC)

Entidad de la que depende: IEEE

Fecha: desde 24/05/2016

---

Título del Comité: Revisora de proyectos del Horizonte 2020 de la Unión europea

Entidad de la que depende: Research Executive Agency

Tema: Smart Systems Integration

Fecha: 2014

---

Título del Comité: Tesorera a nivel nacional del WIE-Spain

Entidad de la que depende: IEEE (Institute of Electrical and Electronics Engineers)

Tema: Gestión financiera del WIE

Fecha: desde el 31 de Enero del 2006 y hasta la fecha.

---

Título del Comité: Comité de revisión de publicaciones de la revista internacional IEEE Transactions on Circuits and Systems

Entidad de la que depende: Institute of Electrical and Electronic Engineers (IEEE)

Tema: Revisión de artículos enviados para su publicación en la citada revista

Fecha: Septiembre 2006

---

Título del Comité: Comité de revisión de publicaciones del congreso internacional European Conference on Circuit Theory and Design, ECCTD 2005

Entidad de la que depende: Department of Microelectronic Engineering, University of Cork

Tema: Revisión de artículos

Fecha: Abril 2005

---

Título del Comité: Comité de revisión de publicaciones de la revista internacional IEEE Transactions on Neural Networks

Entidad de la que depende: Institute of Electrical and Electronic Engineers (IEEE)

Tema: Redes Neuronales

Fecha: Enero 2004

---

Título del Comité: Comité de revisión de publicaciones del congreso internacional IEEE International Symposium on Circuits and Systems (ISCAS 2004)

Entidad de la que depende: ISCAS 2004 Conference Management, Institute of Electrical and Electronic Engineers (IEEE)

Tema: Silicon implementations of CNN and Programmable Mixed-Signal Vision

Fecha: 2004

---

Título del Comité: Comité de revisión de publicaciones del congreso internacional Europeran Conference on Circuit Theory and Design  
Entidad de la que depende: ECCTD 2003 Publications Chair  
Tema: Revisión de artículos. Fecha: 2003

Título del Comité: Comité de revisión de publicaciones del congreso internacional IX Pattern Recognition and Image Analysis, 16-18 Mayo, 2001 (Castellón). Ed.: J. Salvador Sánchez y Filiberto Pla\*. ISBN: 84-8021-351-5  
Entidad de la que depende: Internacional Conference IX Pattern Recognition and Image Analysis  
Tema: Revisión de artículos  
Fecha: 2001

---



## Experiencia en organización de actividades de I+D

Organización de congresos, seminarios, jornadas, etc., científicos-tecnológicos

---

Título: IEEE International Symposium on Circuits and Systems.

Web: <https://enotice.vtools.ieee.org/public/11508>

Tipo de actividad: Comité organizador (Women in CAS Co-Chair)

Ámbito: Científico

Fecha: 17-20 Mayo, 2020

Título: Workshop on the architecture of smart cameras (WASC 2015). Web:

<http://eunevis.org/wasc2015/>

Tipo de actividad: Comité organizador

Ámbito: Científico

Fecha: 29-30 Junio, 2015

---

Título: 12th International Conference on Knowledge-Based and intelligent information & engineering systems (KES 2008); Special session IS34-Hyperspectral imagery for remote sensing: intelligent analysis and applications ([www.ehu.es/ccwintco/index.php/KES2008-hyper](http://www.ehu.es/ccwintco/index.php/KES2008-hyper))

Tipo de actividad: Organización de congresos

Ámbito: Científico

Fecha: 3-5 de Septiembre 2008, Zagreb, Croacia

---

Título: 7<sup>th</sup> Spanish Conference on Electron Devices (<http://www.ac.usc.es/cde09/>)

Tipo de actividad: Organización de congresos

Ámbito: Científico

Fecha: 11-13 Febrero, Santiago de Compostela

---

Título: I Jornadas dos Investigadores Parga Pondal e Ramón y Cajal de Galicia

Tipo de actividad: Organización de congresos

Ámbito: Científico

Fecha: Febrero 2007

---

## Otros méritos o aclaraciones que se desee hacer constar

---

1. Autora del trabajo seleccionado entre los “Outstanding Papers” en el International Conference on Field Programmable logic and Applications (FPL 2007), Amsterdam, Agosto 2007.
2. **Revisora de revistas y congresos internacionales:** IEEE TCAS, IEEE Trans. on Neural Networks, CDE’09, ECCTD’05, ISCAS’04, ECCTD’03, IX Pattern Recognition and Image Analysis’ 20001
3. **Experiencia en organización de actividades de I+D.**
  - WASC 2015, miembro comité organizador
  - KES 2008, miembro del Comité de Programa.
  - Comité organizador del 7<sup>th</sup> Spanish Conference on Electron Devices (CDE 2009)
  - Miembro de la organización del las ‘I Jornadas de Investigadores Parga Pondal e Ramón y Cajal de Galicia’, Comisión de autoridades y miembro del comité científico.
4. **Participación en comités, asociaciones y representaciones nacionales e internacionales:**
  - Secretaria (16/02/2007 al 20/06/2008) y Presidenta ( 20/06/2008 a 14 Noviembre 2009) de la Asociación de Investigadores Isidro Parga Pondal.
  - Miembro del IEEE con el grado de Member
  - Tesorera del la Sección WIE-Spain del IEEE.
5. **EXPERIENCIA DOCENTE**
  - **Automática Industrial** (Grado en Ing. Química USC). 174 horas agregadas.
  - **Fundamentos de Instrumentación Electrónica.** (Física USC)
  - **Sensores** (Máster en Física de la USC)
  - **Electrónica** (Tercer curso **Lic. en Física** de la USC). 267 horas de laboratorio.
  - **Funciones Electrónicas** (Tercer curso de la Lic. Física). Curso: 2002-03. 50 horas.
  - **Técnicas Experimentales I** (Primer curso de Lic. Física de la USC). Total: 150 horas
  - **Electrónica de la Comunicación** (Quinto curso de la Lic. en Física). 270h teoría + 90h lab
  - **Fundamentos Físicos de la Informática** (Primer Curso de la **Ingeniería Técnica en Informática de Sistemas** de la USC). 150horas laboratorio + 30 horas teoría.
  - Seminario de Diseño Electrónico Avanzado del **Programa de doctorado Interuniversitario en Tecnología de la Información.** 12h teoría + 16h laboratorio + 5 horas tutoría
  - **Sistemas empotrados.** (Grado) 4.5 horas teoría + 6h laboratorio + 1.5h tutoría.
  - **Sistemas Automáticos** (Asignatura troncal **Máster en Ingeniería Industrial**): 10h teoría + 22h laboratorio + 18h tutoría.
  - **Dispositivos nanoelectrónicos (Grado en Física):** 18h teoría+ 18h lab+ 4.5h tutoría.
6. Impartición de docencia en inglés en la titulación de asignatura de Fundamentos Físicos de la Informática (titulación de Ingeniería Técnica en Informática de Sistemas de la USC)
7. **FORMACIÓN PARA LA DOCENCIA. Cursos:** CERTIFICADO DE APTITUD PEDAGÓGICA (CAP). Abril de 1998. 300 horas; Diploma en Docencia Universitaria por la USC; Cursos del Programa de Formación e Innovación docente de la USC (216 horas).
8. Beca Caixanova (Mayo 2003) y Caixa Galicia (Mayo 2003) para la ampliación de estudios.
9. Dirección de la tesina de B.B.F. (Calificación: sobresaliente; Septiembre 2008), PFC de J.S.P. , TIT de B.B.F. (Calificación: sobresaliente; Curso: 2008/09).
10. Miembro del tribunal de tres Proyectos de Fin de Carrera (Á.N.T., 1/3/2007; P.V.V., Febrero 2008; R.L.M., Diciembre 2007), cinco TIT y una tesina (R.V.F., 21/5/2008), TFM y TFG.
11. Miembro tribunal de tesis: de F.P.S (2008), M.B.J (2012), N.A.F. (2013) y M.A.V. (2015)