

Parte A. INFORMACIÓN PERSONAL

Nombre	Antonio		
Apellidos	Martínez Álvarez		
Sexo (*)		Fecha de nacimiento (dd/mm/aaaa)	
Seguridad Social, pasaporte, número de identificación			
correo electrónico		URL Web	
Identificación abierta de investigador y colaborador (ORCID) (*)	0000-0002-1500-857X		

(*) *Obligatorio*

A.1. Posición actual

Posición	Catedrático de Universidad		
Fecha inicial	9 de febrero de 2024		
Institución	Universidad de Alicante		
Departamento/Centro	Tecnología informática	Escuela Politécnica Superior de la Universidad de Alicante	
País	España	Número de teléfono	
Palabras clave	Sistemas de tolerancia a fallos, sistemas integrados, diseño de códigos, informática reconfigurable, endurecimiento por radiación, errores blandos, efectos de un solo evento		

A.2. Cargos anteriores (interrupciones de la actividad investigadora, indique el total de meses)

Periodo	Cargo/Institución/País/Causa de la interrupción
16/12/2021 - 08/02/2024	Prof. Titular de Univ. / Univ. Alicante - España
20/10/2018 - 15/12/2017	Prof. Asociado (Prof. Contratado Doctor) / Univ. Alicante - España
11/01/2008 - 19/10/2018	Profesor Ayudante (Prof. Colaborador)/ Univ. Alicante - España
28/11/2005 - 10/01/2008	Profesor (Ayudante (LOU)) / Univ. Alicante - España

A.3. Educación

Doctorado, Licenciado, Graduado	Universidad/País	Año
Máster en Ingeniería Electrónica	Universidad de Granada	2001
Doctorado (con mención europea)	Universidad de Granada	2006

Parte B. RESUMEN DEL CV (máx. 5000 caracteres, espacios incluidos)

Sexenios de investigación:	3 , el último (2015-2020)
Doctorados supervisados (desde 2009):	3 (2 más en curso)
Citas totales:	WoS: 564 , Scopus: 788 , GS: 1489
Cita/publicación media :	WoS: 8,8 , Scopus: 9,93 , GS: 8,07
Índice h:	WoS: 12 , Scopus: 14 , GS: 19
i10-index:	WoS: 10 , GS: 41
Total de publicaciones en el primer cuartil (Q1)	11 de 36
Total de publicaciones en el segundo cuartil (Q2)	12 de 36
Wos Research ID	C-8963-2013
Perfil de SCOPUS	SCOPUS
Perfil de Google Scholar	Google Académico

1. Educación

Antonio Martínez Álvarez obtuvo el título de Ingeniero en Electrónica y Doctor (con mención especial de Doctor Europeo) por la Universidad de Granada en 2001 y 2006 respectivamente.

2. Actividad investigadora

El solicitante es coautor de **70** y **74** artículos indexados en WoS y Scopus respectivamente. 35 de ellos son artículos en **revistas internacionales indexadas en JCR (Q1:11, Q2:12, Q3:5)**. El artículo más citado tiene **123** y **145** citas en WoS y Scopus respectivamente. Tiene **6 capítulos** en libros de investigación y **75** publicaciones en conferencias revisadas por pares. Recibió dos nominaciones a la mejor comunicación en las conferencias nacionales JCRA2010 y JCER2009, en las que obtuvo el premio al segundo y primer mejor artículo respectivamente. Además, una comunicación presentada en la conferencia FPL2010 fue nominada para el premio Michael Servit.

El solicitante ha **dirigido 4(I+D+i) + 1(D+i)** proyectos de convocatorias públicas (incluyendo los anteriores proyectos RENASER3 y RENASER4) con una financiación de 53.618€ y 55.418,00€ respectivamente, y ha participado en otros **15** proyectos obtenidos en convocatorias competitivas (2 de ellos del V Programa Marco: *CORTIVIS QLK6-CT-2001-00279* y *SPIKEFORCE IST-2001-35271*), siempre de forma ininterrumpida, desde 2001.

El solicitante ha realizado **4 estancias de investigación** (12 meses en total) en prestigiosos centros de investigación en el extranjero, 2 de ellas de carácter competitivo y financiadas por el Ministerio de Educación y Cultura (Estancias de movilidad en el extranjero para jóvenes doctores **José Castillejo**). En concreto, el Politecnico di Torino - Polito (Italia) y la Universidade Federal do Rio Grande do Sul - UFRGS (Brasil).

2. Actividad docente y profesional

El solicitante ha dirigido 3 tesis doctorales, una de ellas (F. Restrepo) fue galardonada con el Premio Extraordinario de Doctorado. Actualmente, el solicitante dirige otra tesis y los tres nuevos doctores trabajan en prestigiosos centros de investigación y universidades internacionales: Univ. Tecnológica de Panamá, Univ. Nacional de Colombia y Barcelona Supercomputing Center. También he dirigido 8 Tesis de Máster Oficial (**TFM**) (2 de ellas con Matrícula de Honor) y 19 Tesis de Licenciatura (**TFG**) con otras 2 Matrículas de Honor.

Profesor Titular, Profesor Ayudante y Profesor Asociado desde 2005, 2007 y 2017 respectivamente. Durante mi carrera docente, desde 2005, he impartido 12 asignaturas de grado o posgrado en Ingeniería Informática, Ingeniería Robótica, Máster Oficial en Ingeniería de Telecomunicación, Máster en Tecnologías de la Información y las Comunicaciones y Máster Oficial en Tecnologías de la Información. He impartido 3 seminarios de investigación por invitación en centros extranjeros. Invitado como profesor en 1 Master Oficial con Certificado de Calidad del Ministerio de Educación (UPCT) 2 cursos de postgrado en el Consejo Superior de Investigaciones Científicas (CSIC).

Tutor externo de "**Alta Scuola Politecnica (ASP)**" en Italia en el marco del proyecto ARAM-AOCS: "*Development of innovative attitude and orbit control for low-cost and low-mass spacecrafts*", ASP 7º ciclo, 2011-2012. Director de **6 becas de investigación**.

3. Gestión de la investigación

Miembro electo de la **Junta Directiva de la Sociedad Española de Arquitectura y Tecnología de Computadores (SARTECO)** desde el 19/09/2019. Coordinador español de Zero Robotics (competición internacional NASA & MIT de satélites-robots) desde 2018 (<http://zerorobotics.mit.edu>). **Presidente de la Conferencia Española "Embedded and Reconfigurable Computing (JCER)"** desde el 19/09/2019. Organizador y **Presidente Principal** de las Jornadas Sarteco 2022: Jornadas de Paralelismo y Jornadas de Computación Embebida y Reconfigurable.

Parte C. MÉRITOS RELEVANTES (ordenados por tipología)

C.1. Publicaciones (véanse las instrucciones)

1. Aponte-Moreno, J. Isaza-González, A. Serrano-Cases, A. Martínez-Álvarez, S. Cuenca-Asensi, F. Restrepo-Calle, "*Evaluation of fault injection tools for reliability estimation of microprocessor-based embedded systems*" Microprocessors and Microsystems 2023, vol 96, doi: [10.1016/j.micpro.2022.104723](https://doi.org/10.1016/j.micpro.2022.104723). Cuartil JCR: (**Q2**)
2. M. Peña-Fernández, A. Serrano-Cases, A. Lindoso, S. Cuenca-Asensi, L. Entrena, Y. Morilla, P. Martín-Holgado, A. Martínez-Álvarez, "*Hybrid Lockstep Technique for Soft*

- Error Mitigation*", IEEE Transactions on Nuclear Science 2022, doi:[10.1109/TNS.2022.3149867](https://doi.org/10.1109/TNS.2022.3149867), cuartil JCR: **(Q3)**
3. A. Serrano-Cases, L. Maria Reyneri, Y. Morilla, S. Cuenca-Asensi, A. Martínez-Álvarez, "Empirical mathematical model of microprocessor sensitivity and early prediction to proton and neutron radiation-induced soft errors", IEEE Transactions on Nuclear Science, 2020, 67, 7, doi: [10.1109/TNS.2020.2993637](https://doi.org/10.1109/TNS.2020.2993637), JCR quartile: **(Q2)**
 4. L.M. Reyneri, A. Serrano-Cases, Y. Morilla, S. Cuenca-Asensi, A. Martínez-Álvarez, "A Compact Model to Evaluate the Effects of High Level C++ Code Hardening in Radiation Environments" Electronics 2019,8,653, doi:[10.3390/electronics8060653](https://doi.org/10.3390/electronics8060653), JCR quartile: **(Q2)**
 5. A. Serrano-Cases, Y. Morilla, P. Martín-Holgado, S. Cuenca-Asensi y A. Martínez-Álvarez, "Nonintrusive Automatic Compiler-Guided Reliability Improvement of Embedded Applications Under Proton Irradiation", en IEEE Transactions on Nuclear Science, vol. 66, n.º 7, pp. 1500-1509, julio de 2019. doi: [10.1109/TNS.2019.2912323](https://doi.org/10.1109/TNS.2019.2912323), cuartil JCR: **(Q1)**.
 6. Albandes I., Serrano-Cases A., Martins M., Martínez-Álvarez A., Cuenca-Asensi S., Kastensmidt F.L., "Design of approximate-TMR using approximate library and heuristic approaches", Microelectronics Reliability, vols. 88-90, 2018, 898-902, doi:[10.1016/j.microrel.2018.07.008](https://doi.org/10.1016/j.microrel.2018.07.008), JCR quartile: **(Q3)**
 7. A. Martínez-Álvarez, F. Restrepo-Calle, S. Cuenca-Asensi, L. M. Reyneri, A. Lindoso and L. Entrena, "A Hardware-Software Approach for On-Line Soft Error Mitigation in Interrupt-Driven Applications", en IEEE Transactions on Dependable and Secure Computing, vol. 13, no. 4, pp. 502-508, 2016. doi: [10.1109/TDSC.2014.2382593](https://doi.org/10.1109/TDSC.2014.2382593), cuartil JCR: **(Q2)**
 8. "Mitigación de errores blandos en procesadores de núcleo blando". Antonio MartíSnez-Álvarez, Sergio Cuenca-Asensi, Felipe Restrepo-Calle, en el libro *FPGAs and Parallel Architectures for Aerospace Applications. Soft Errors and Fault-Tolerant Design*, pp. 259-278, Ed. Springer International Publishing, Editores: Kastensmidt, Fernanda & Rech, Paolo, ISBN: 978-3-319-14351-4, link: https://doi.org/10.1007/978-3-319-14352-1_16 **(capítulo del libro)**
 9. Parra, L.; Lindoso, A; Portela, M.; Entrena, L.; Restrepo-Calle, F.; Cuenca-Asensi, S.; Martínez-Álvarez, A, "Efficient Mitigation of Data and Control Flow Errors in Microprocessors", IEEE Transactions on Nuclear Science, vol.61, no.4, pp.1590-1596, ago. 2014, doi:[10.1109/TNS.2014.2310492](https://doi.org/10.1109/TNS.2014.2310492), JCR quartile: **(Q1)**
 10. A. Martínez-Álvarez, F. Restrepo-Calle, L. A. Vivas Tejuelo, S. Cuenca-Asensi, "Fault tolerant embedded systems design by multi-objective optimization", Expert Systems with Applications, Volume 40, Issue 17, 1 December 2013, Pages 6813-6822, doi:[10.1016/j.eswa.2013.06.060](https://doi.org/10.1016/j.eswa.2013.06.060), JCR quartile: **(Q1)**.

C.2. Congreso, indicando la modalidad de su participación (conferencia invitada, presentación oral, póster)

1. A Serrano-Cases, A Martínez-Álvarez, RP Bastos, S Cuenca-Asensi "Redundant Portable Multi-Threading for Soft Error Mitigation on Multicore Systems on Chip" (Póster) Conference on Radiation Effects on Components and Systems, Italia, 2022.
2. DR Falcó, A Serrano-Cases, A Martínez-Álvarez, S Cuenca-Asensi, "Soft error reliability predictor based on a Deep Feedforward Neural Network" (Oral). IEEE Latin-American Test Symposium (LATS), Brasil 2020.
3. J. Isaza-González, F. Restrepo-Calle, A. Martínez-Álvarez y S. Cuenca-Asensi. "SHARC: Efficient Metric for Selective Protection of Software against Soft Errors" (Oral). 29th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis (ESREF), Dinamarca 2019.
4. A Serrano-Cases, J Isaza-González, S Cuenca-Asensi, Antonio Martínez-Álvarez, "On the influence of compiler optimizations in the fault tolerance of embedded systems" (Oral) IEEE 22nd International Symposium on On-Line Testing and Robust System (IOLTS), Barcelona, 2016.

C.3. Proyectos de investigación, indicando su contribución personal. En el caso de jóvenes investigadores, indicar líneas de investigación de las que han sido responsables.

1. PID2019-106455GB-C22, "*Structural approach to SIHFT techniques and reliability prediction for Heterogeneous SoCs (RENASER4)*", Ministerio de Economía y Competitividad, Proyecto de investigación coordinado, 01/06/2020 - 01/06/2023 IP: **Antonio Martínez-Álvarez** y S. Cuenca Asensi, 55.418€.
2. ESP2015-68245-C4-1-P, "*Evaluación temprana de efectos de radiación mediante simulación y virtualización. Estrategias de Mitigación en Arquitecturas Avanzadas de Microprocesadores (RENASER3)*", Ministerio de Economía y Competitividad, Proyecto de investigación coordinado, 01/01/2016-31/12/2019. IP: **Antonio Martínez-Álvarez** y S. Cuenca Asensi, 35.574,00€.
3. PHB2012-0158-PC, "*Desarrollo de técnicas híbridas de tolerancia a fallos para microprocesadores embebidos*", Ministerio de Educación y Cultura de España, Cooperación interuniversitaria con Brasil, 42.639€, 01/03/2013-31/12/2016, IP: S. Cuenca Asensi.
4. RTC-2015-3942-4, "*TCAP-Auto: Familia de Tarjetas Compactas de Altas Prestaciones para Aplicaciones de Automoción*" Ministerio de Ciencia y Competitiveness - Retos- Colaboración, 206.000€, 05/05/2015-31/08/2018, Socios: IXION Industria y Aeroespacial, Universidad de Alicante, IP: S. Cuenca Asensi.
5. GV/2009098, "*Aceleración de algoritmos industriales y de seguridad en entornos críticos mediante hardware: Aplicación al sector calzado*", Generalitat Valenciana, IP: **Antonio Martínez-Álvarez**, 01/01/2009 - 31/12/2009, Proyectos I+D emergentes, 11.700,00€.
6. ETI-020100-2011-373, "*Pradvea: Procesamiento avanzado de datos en vehículos autónomos*", Ministerio de Industria, Energía y Turismo, Plan Avanza 2, 27.832€, 05/05/2011-31/08/2013, IP: S. Cuenca Asensi.
7. TEC2010-22095-C03-01, "*Análisis Integral de Circuitos y Sistemas Digitales para Aplicaciones Aeroespaciales (RENASER+). Subproyecto Diseño y Verificación de Sistemas Digitales Robustos*", Ministerio de Ciencia e Innovación, 01/01/2011-30/09/2014, 155.900€, IP: Miguel Aguirre Echanove (Universidad de Sevilla).
8. ESP2007-65914-C03-03, "*Radiation effects on aerospace systems, research on emulation (RENASER)*", Ministerio de Educación y Ciencia, 108.000€, 01/07/2009-03/08/2010, IP: Jonathan Tombs (U. de Sevilla).
9. DPI-2004-07032, "*Diseño de sistemas embebidos para el procesamiento de visión en tiempo real. Aplicaciones en medicina, vehículos y robots*", Ministerio de Educación y Ciencia, 68000€, 13/12/2004-13/12/2007, Investigador principal: Eduardo Ros Vidal (Universidad de Granada)
10. IST-2001-35271, "*Real-Time Spiking Networks for Robot Control (SPIKEFORCE)*", Proyecto Europeo, Comisión Europea, V Programa Marco, 79.210€, 13/04/2005-30/09/2005, Investigador Principal: Eduardo Ros Vidal (Universidad de Granada)
11. QLK6-CT-2001-00279, "*Neuroprótesis Visual Cortical para Ciegos (CORTIVIS)*", Proyecto Europeo, Comisión Europea, V Programa Marco, 2.256.710€, 01/03/2002-30/09/2005, Investigador Principal: Eduardo Fernández Jover (Universidad Miguel Hernández)

C.4. Contratos, méritos tecnológicos o de transferencia, Incluya patentes y otras actividades de propiedad industrial o intelectual (contratos, licencias, acuerdos, etc.) en las que haya colaborado. Indicar: a) orden de firma de los autores; b) referencia; c) título; d) países de prioridad; e) fecha; f) Entidad y empresas que explotan la patente o información similar, en su caso.

1. **Contrato**: CENTIC2020 "*Implantación de algoritmo de redes neuronales de impulsos para la de detección de anomalías en motores trifásicos*". Entidad Financiadora: Centro Tecnológico de las TIC de la región de Murcia. 01/05/2020-01/05/2021, 8.000€, IP: **Antonio Martínez Álvarez**
2. **Patente**: Solicitud nº: A-345-13. Inventores: Cuenca Asensi, S.A.; Martínez Álvarez, A.; Restrepo Calle, F. Título: *PicoHard*, Tipo de patente: Programa de ordenador, País de prioridad: España, fecha 23/05/2013.